

AMPLIFICADOR DIFERENCIAL

María Isabel Schiavon

1. Introducción

El amplificador diferencial (AD) es un circuito pensado para amplificar la diferencia de dos señales.

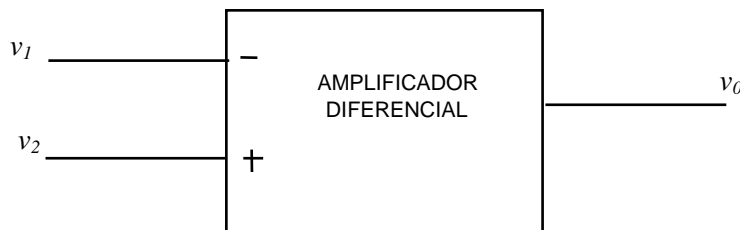


FIGURA 1.1: ESQUEMA DE UN AD (LAS SEÑALES ESTÁN REFERIDAS A UNA MASA COMÚN)

Si se supone el AD representado por el bloque de la figura 1.1, donde se identifican dos entradas, una de ellas definida como inversora (-) y la otra como no inversora (+), y una salida, todas ellas referidas a una masa común, y se excitan las entradas con dos señales cualesquiera (v_1 y v_2), es posible diferenciar:

- una *señal de entrada diferencial* (v_{iD}) definida como la diferencia entre la señal aplicada a la entrada inversora, $v_{i(-)}$ y la señal aplicada a la entrada no inversora, $v_{i(+)}$:

$$v_{iD} = v_{i(-)} - v_{i(+)} = v_1 - v_2$$

- una *señal de entrada a modo común* (v_{iC}) definida como la semisuma de las dos entradas:

$$v_{iC} = \frac{v_{i(-)} + v_{i(+)}}{2} = \frac{v_1 + v_2}{2}$$

en consecuencia, es posible expresar:

$$v_1 = v_{iC} + \frac{v_{iD}}{2} \qquad v_2 = v_{iC} - \frac{v_{iD}}{2}$$

Si el circuito es lineal, la salida (v_o) puede expresarse también en función de dos componentes, una a modo común (v_{oC}) y otra a modo diferencial (v_{oD}):

$$v_o = v_{oDS} + v_{oC} = -|A_{vDS}| v_{iD} + A_{vC} v_{iC}$$

donde:

A_{vDS} : ganancia a modo diferencial simple, o sea, la relación entre la salida y la entrada diferencial, cuando la excitación a modo común es nula.

$$|A_{vDS}| = \left| \frac{v_{oDS}}{v_{iD}} \right|$$

A_{vC} : ganancia a modo común, relación entre la salida y la entrada a modo común cuando ésta es la única excitación del circuito.

$$A_{vC} = \frac{v_{oC}}{v_{iC}}$$

El amplificador diferencial ideal es aquel que a la salida tiene sólo presente la componente diferencial, o sea que rechaza las señales a modo común (ganancia a modo común nula) amplificando sólo las señales a modo diferencial.

Se define un factor de mérito para el amplificador diferencial que evalúa la capacidad de rechazo del circuito a las señales a modo común frente a la capacidad de amplificar las señales a modo diferencial, el **factor de rechazo** que es la relación entre la ganancia a modo diferencial y la ganancia a modo común. Normalmente se expresa en decibelios.

$$FRS = \frac{A_{vDS}}{A_{vC}} = \frac{v_{oDS} / v_{iD}}{v_{oC} / v_{iC}}$$

2. Circuitos de AD

Es posible construir circuitos amplificadores diferenciales con cualquier dispositivo semiconductor que pueda funcionar como amplificador. Puede implementarse con transistores bipolares o transistores de efecto de campo. En ambos casos se trata de acoplar dos dispositivos idénticos en su configuración amplificadora (emisor o fuente común) por el terminal común (emisor o fuente) correspondiente a la configuración, resultando el circuito simétrico de la fig. 2.1, donde Q₁ y Q₂ representan los dispositivos en forma general.

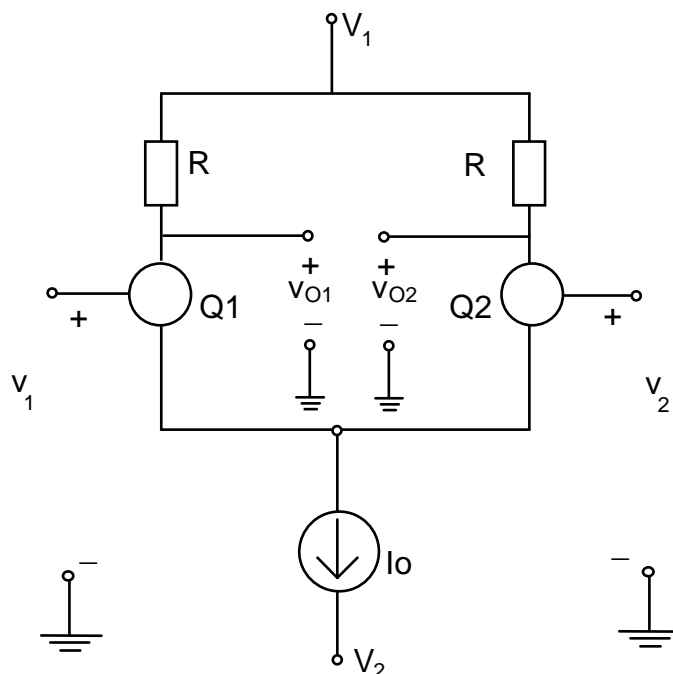


FIGURA 2.1: CIRCUITO GENERALIZADO DE AD

El circuito generalizado está alimentado por dos fuentes de polaridades opuestas (V₁ y V₂) que en general tienen valores +V y -V respectivamente, de esta manera es posible acoplar directamente en las entradas señales con componente de continua nula, e incluso amplificar diferencia de tensiones de continua. Si el circuito se alimentara con una única fuente contra masa sería necesario establecer una red de polarización para las entradas de los dispositivos y la excitación de señal debería conectarse con capacitores de acople que independicen la polarización de los transistores.

Hay disponibles dos salidas, según cual de ellas se tome queda determinada la entrada que actúa como inversora y la que actúa como no inversora. Si se identifica la entrada de Q₁ como la entrada inversora y la entrada de Q₂ como la entrada no inversora, la salida v_{o1} sería la identificada en la figura 1.

Este circuito es la configuración óptima para las etapas de ganancia de los circuitos integrados lineales, en ese caso los dispositivos que lo constituyen son especialmente apareados durante el proceso de fabricación.

Esta configuración presenta excelentes propiedades de aislación entre salida y entrada simplificando la disposición de posibles elementos de realimentación.

La corriente de los dispositivos está fijada por una fuente de corriente constante (I_0), que puede ser implementada de diferentes formas; en forma muy simple con una resistencia, o con circuitos con dispositivos semiconductores en la configuración adecuada, obteniéndose diferentes calidades en cuanto a la estabilidad de la corriente y al valor de su resistencia equivalente, y en consecuencia, en cuanto a la calidad del amplificador diferencial. En todo el análisis se supondrá que una fuente que fija el valor I_0 y que presenta una resistencia equivalente de valor r_F .

3. Amplificador diferencial basado en transistor bipolar.

3.1 Análisis del circuito

Se trata de dos transistores bipolares en configuración emisor común que se hallan acoplados por el emisor, tal como puede verse en la figura 3.1. Como los elementos del circuito son idénticos el circuito resulta simétrico.

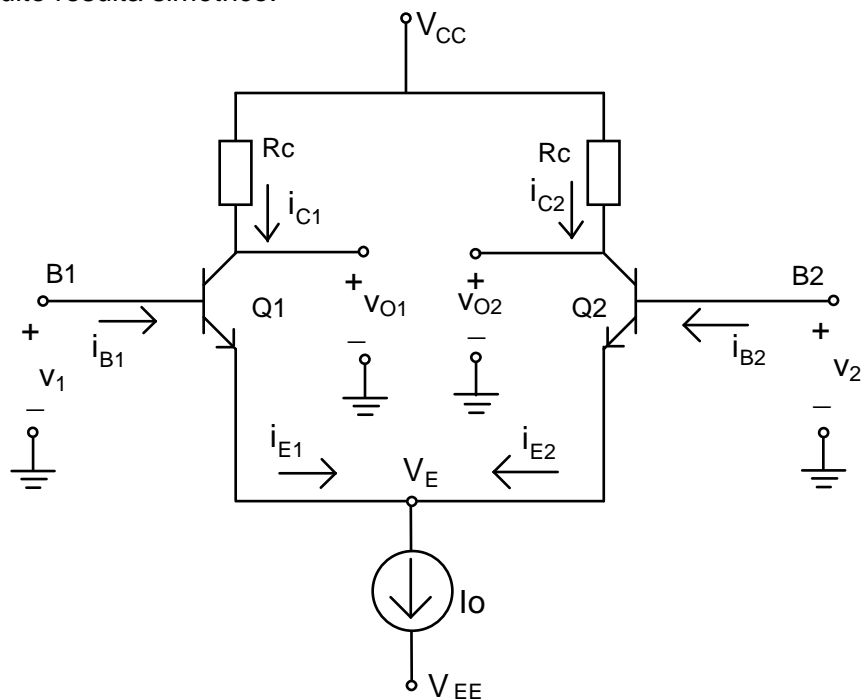


FIGURA 3.1: CIRCUITO DE UN AD A TRANSISTOR BIPOLAR.

El circuito está alimentado por dos fuentes de polaridades opuestas (V_{CC} y V_{EE}) que en general se fijan a $+V$ y $-V$, respectivamente, dado que los dos transistores son idénticos y el circuito es simétrico ambos transistores quedarán polarizados en el mismo punto de trabajo al ser excitados por señales en sus entradas, siempre que el nivel de esas señales se mantenga dentro del rango adecuado para el funcionamiento lineal de los dispositivos.

Tal como se expresó antes, es posible alimentar el dispositivo con una fuente única contra masa, pero en ese caso se requeriría una red de polarización externa para las bases de los transistores a fin de asegurar el normal funcionamiento.

La fuente de corriente de valor I_0 fija la suma de las corrientes por los emisores de los transistores. En condiciones de reposo la corriente por ambos emisores es la misma e igual a la mitad de la corriente de la fuente.

$$I_0 = i_{E1} + i_{E2} \quad \text{si } Q1 \equiv Q2 \Rightarrow i_{E1} = i_{E2} = \frac{I_0}{2}$$

Al aplicar señal en las bases de Q1 y Q2 (v_1 y v_2 respectivamente), la impedancia que el circuito ofrece a la diferencia de estas dos señales (entrada diferencial) es la suma de las dos impedancias de los diodos base-emisor en polarización directa, en cambio, si se considera señal a modo común (entre base y masa) la impedancia que ofrece el circuito es la del diodo de base-emisor en polarización directa más la que impone el terminal de emisor. O sea que el circuito responde distinto según se trate de una señal diferencial o señales a modo común. Se diferencian dos impedancias de entrada, una a modo diferencial y otra a modo común, resultando esta última mucho mayor que la primera.

Partiendo de las ecuaciones de Ebers y Molls:

$$i_C = \alpha_F I_{ES} \left(e^{v_{BE}/V_T} - 1 \right) - I_{CS} \left(e^{v_{BC}/V_T} - 1 \right)$$

$$i_E = -I_{ES} \left(e^{v_{BE}/V_T} - 1 \right) - \alpha_R I_{CS} \left(e^{v_{BC}/V_T} - 1 \right)$$

y teniendo en cuenta que:

$$\alpha_F I_{ES} = \alpha_R I_{CS} = I_S$$

$$i_B + i_C + i_E = 0$$

En zona activa la juntura base-emisor está polarizada directamente mientras que la juntura colector base se halla polarizada en forma inversa, o sea que el terminal de colector se halla a un potencial mayor que la base (transistor npn) resultando:

$$v_{BE} \gg V_T$$

$$v_{BC} < 0$$

$$|v_{BC}| \gg V_T$$

reemplazando en las ecuaciones de Ebers y Molls, las corrientes se pueden aproximar como:

$$i_C = \alpha_F I_{ES} \left(e^{v_{BE}/V_T} - 1 \right) \approx I_S e^{v_{BE}/V_T}$$

$$i_E = -I_{ES} \left(e^{v_{BE}/V_T} - 1 \right) \approx -\frac{I_S}{\alpha_F} e^{v_{BE}/V_T}$$

Y las tensiones de base-emisor de cada transistor se pueden expresar en función de las respectivas corrientes de colector:

$$v_{BE1} = V_T \ln \frac{i_{C1}}{I_{S1}} \approx V_T \ln \frac{i_{C1}}{I_S}$$

$$v_{BE2} = V_T \ln \frac{i_{C2}}{I_{S2}} \approx V_T \ln \frac{i_{C2}}{I_S}$$

La tensión diferencial de entrada (v_{iD}) resulta: $v_{iD} = v_{BE1} - v_{BE2} = V_T \ln \frac{i_{C1}}{i_{C2}}$

En consecuencia, las corrientes de colector pueden expresarse como funciones de la tensión diferencial:

$$i_{C1} = i_{C2} e^{v_{iD}/V_T}$$

$$i_{C2} = i_{C1} e^{-v_{iD}/V_T}$$

Dado que la suma de las corrientes de emisor de los transistores se halla fijada por la fuente de corriente, se cumple que:

$$\frac{i_{C1} + i_{C2}}{\alpha_F} = -(i_{E1} + i_{E2}) = I_0,$$

y en consecuencia:

$$i_{C1} = \alpha_F I_0 - i_{C2} = \frac{\alpha_F I_0}{1 + e^{-v_{iD}/V_T}} = \alpha_F I_0 \left(1 + e^{-v_{iD}/V_T} \right)^{-1}$$

$$i_{C2} = \alpha_F I_0 - i_{C1} = \frac{\alpha_F I_0}{1 + e^{v_{iD}/V_T}} = \alpha_F I_0 \left(1 + e^{v_{iD}/V_T} \right)^{-1}$$

En estas expresiones puede verse claramente que las corrientes de colector dependen directamente de la corriente fijada por la fuente (I_0) y de la diferencia de tensión aplicada a las bases (tensión diferencial de entrada). Si la señal diferencial es nula ambas corrientes son idénticas e iguales a α_F veces la mitad de la corriente fijada por la fuente (I_0).

$$\text{si } v_{iD} \equiv 0 \quad \Rightarrow \quad I_{C1} = I_{C2} = \frac{\alpha_F I_0}{2}$$

Cuando la tensión diferencial crece positivamente, la corriente de colector de Q1 crece con ella mientras que la de Q2 disminuye proporcionalmente, tal como puede observarse en la gráfica 3.2.

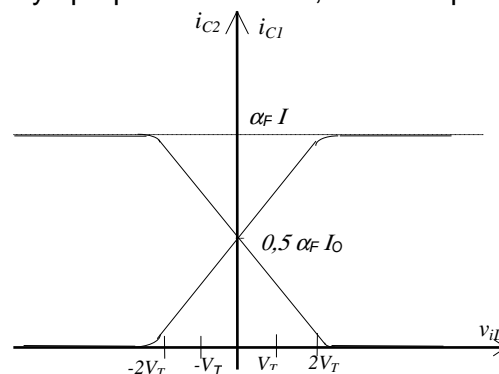


FIG. 3.2: CORRIENTES DE COLECTORES DE UN PAR DIFERENCIAL A TRANSISTOR BIPOLAR COMO FUNCIÓN DE LA ENTRADA DIFERENCIAL.

En las curvas de transferencia de la figura 3.2 se puede observar que las características son lineales en una zona centrada alrededor del punto de trabajo, en el cual la pendiente es máxima. Esta pendiente define la transconductancia efectiva del amplificador que depende del valor de la corriente I_0 suministrada por la fuente de corriente constante y queda determinada por la siguiente expresión:

$$g_m = \frac{\alpha_F I_0}{4V_T}$$

La tensión de salida en cada colector presenta una componente a modo común y una componente a modo diferencial:

+

$$v_{o2} = V_{CC} - i_{C2} R_C = V_{CC} - I_{C2} R_C \mp i_{c2} R_C = V_{CC} - \frac{I_0}{2} R_C +$$

donde:

$$i_{C1} = I_{C1} \pm i_{c1} \quad i_{C2} = I_{C2} \pm i_{c2}$$

I_{C1}, I_{C2} : corriente de polarización de cada colector (corriente a modo común) con dependencia directa del valor de I_0

i_{c1}, i_{c2} : corriente en cada colector debida a la tensión de entrada diferencial

La salida flotante tomada entre los colectores (v_o) queda determinada por la diferencia de tensión entre esos terminales y sólo tiene componente diferencial ya que en ausencia de tensión diferencial en la entrada las dos corrientes de colector resultan idénticas:

$$v_o = v_{o1} - v_{o2} = -i_{c1} R_C + i_{c2} R_C = -(i_{c1} - i_{c2}) R_C$$

La salida flotante tomada entre los colectores solamente tiene componente a modo diferencial.

$$i_{c1} = \alpha_F I_0 - i_{c2} = \frac{\alpha_F I_0}{1 + e^{-v_{id}/V_T}} = \alpha_F I_0 \left(1 + e^{-v_{id}/V_T} \right)^{-1}$$

$$v_o = v_{o1} - v_{o2} = \alpha_F I_0 R_C \frac{1 - e^{-2v_{id}/V_T}}{\left(1 + e^{-v_{id}/V_T} \right)^2} = \alpha_F I_0 R_C \frac{1 - e^{-v_{id}/V_T}}{\left(1 + e^{-v_{id}/V_T} \right)}$$

En la figura 3.3 se muestra la gráfica de la variación de la salida flotante entre colectores en función de la tensión de entrada diferencial.

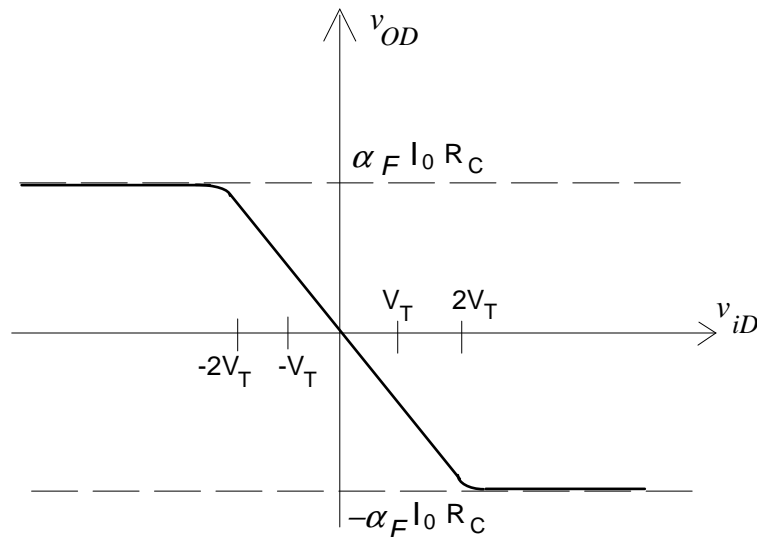


FIG. 3.3: TENSIÓN ENTRE COLECTORES DE UN PAR DIFERENCIAL A TRANSISTOR BIPOLAR COMO FUNCIÓN DE LA ENTRADA DIFERENCIAL.

En esta gráfica se puede identificar el rango de tensión de entrada diferencial que habilita el funcionamiento lineal ($\approx \pm 2V_T$).

3.2 Análisis en pequeña señal.

Dadas dos señales cualesquiera aplicadas en las bases es posible definir una componente simétrica (v_{IC} , señal a modo común) y una componente antisimétrica (v_{iD} , señal a modo diferencial)

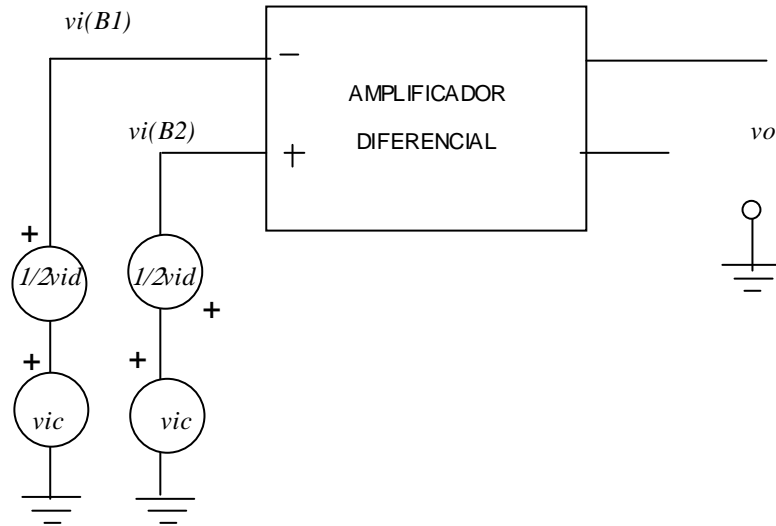


FIG. 3.4: SEÑALES DE EXCITACIÓN AL AMPLIFICADOR DIFERENCIAL DE LA FIGURA 3.1

$$v_{ID} = v_1 - v_2$$

$$v_{ic} = \frac{v_1 + v_2}{2}$$

$$v_1 = v_{ic} + \frac{1}{2} v_{ID}$$

$$v_2 = v_{ic} - \frac{1}{2} v_{ID}$$

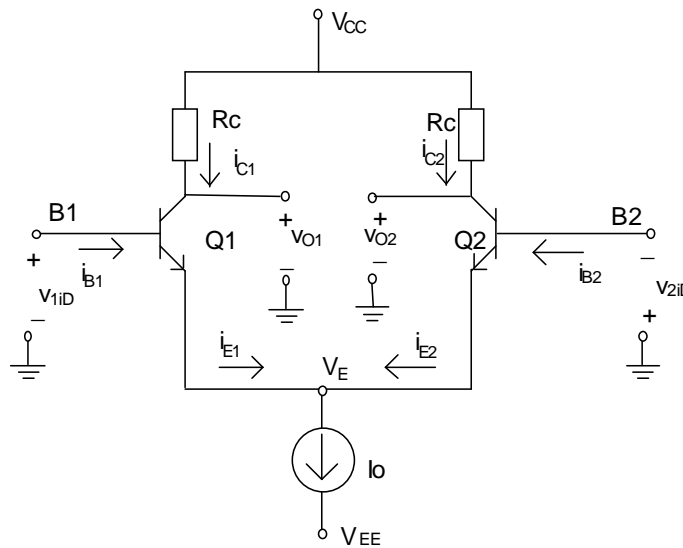
En la figura 6 se expresan las señales aplicadas a las bases de los transistores en función de sus componentes simétricas y antisimétricas. Haciendo referencia a la figura 3 y a la figura 6, si se identifica la base 1 (B₁) como la entrada inversora y la base 2 (B₂) como la entrada no inversora, la salida v_{O1} , que correspondería a la tomada en el colector del transistor Q1 de la figura 3, sería la identificada en la figura 1 como salida del amplificador diferencial generalizado.

Suponiendo comportamiento lineal del circuito es posible aplicar superposición, y realizar el análisis de cada tipo de señal en forma independiente.

3.2.1 Señales a modo diferencial.

En este caso el circuito es excitado por señales antisimétricas puras, o sea no existen componentes a modo común o simétricas.

$$si \ v_{ID} = v_1 - v_2 \Rightarrow v_{1iD} = \frac{1}{2} v_{ID} \quad y \quad v_{2iD} = -\frac{1}{2} v_{ID} \Rightarrow \pm |v_{1iD}| = \mp |v_{2iD}|$$



$$v_{1iD} = -v_{2iD} = 1/2 v_{ID}$$

FIGURA 3.5: CIRCUITO DE UN AD A TRANSISTOR BIPOLAR EXCITADO CON SEÑALES A MODO DIFERENCIAL.

Como el circuito es simétrico, si aumenta la señal aplicada en B1 se produce un aumento de la corriente de emisor y una disminución de la tensión de colector-emisor del transistor Q1, pero al mismo tiempo la disminución en igual proporción de la señal aplicada en B2, determina una disminución equivalente en la corriente de emisor del transistor Q2 y un aumento también equivalente en su tensión de colector-emisor.

$$\Delta i_{C1} = -\Delta i_{C2} \qquad \Delta i_{E1} = -\Delta i_{E2} \qquad -\Delta v_{CE1} = \Delta v_{CE2}$$

Resultando el potencial de emisor de ambos transistores constante e igual al potencial en ausencia de señal, o sea que *el emisor se comporta como una masa virtual* para las señales a modo diferencial. En consecuencia las variaciones de tensión colector-emisor de cada colector se reflejan exactamente en las salidas correspondientes.

Estas variaciones pueden calcularse teniendo en cuenta que está determinada por la variación de tensión entre colector y masa de un circuito en emisor común sin realimentación de emisor, que está sometido a una variación en su entrada equivalente a la mitad de la tensión diferencial. La resistencia de la fuente de corriente no influye para las señales diferenciales porque su potencial se mantiene constante.

La ganancia de una etapa en emisor común puede calcularse con el modelo en pequeña señal de esa etapa.

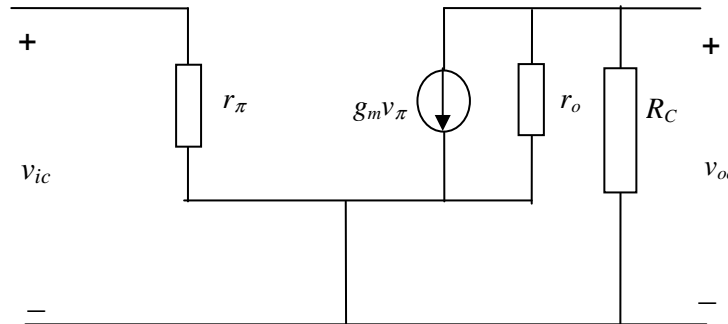


FIGURA 3.6: MODELO DE UNA ETAPA EMISOR COMÚN.

Despreciando r_o la ganancia de esta etapa resulta:

$$A_v = \frac{v_o}{v_i} \approx -g_m R_c$$

Como la entrada v_i puede ser igual a $v_{iD}/2$ y $(-v_{iD}/2)$, dependiendo de a cual de las dos entradas del circuito se haga referencia las salidas v_{o1D} y v_{o2D} resultan:

$$v_{o1D} = A_v \frac{v_{iD}}{2} \approx -\frac{g_m R_c}{2} v_{iD}$$

$$v_{o2D} = A_v \left(-\frac{v_{iD}}{2} \right) \approx \frac{g_m R_c}{2} v_{iD}$$

Resulta evidente que las salidas se hallan desfasadas 180° entre sí, y que la salida v_{o1D} está en contrafase respecto a la señal diferencial de entrada (v_{iD}), mientras que por el contrario, v_{o2D} está en fase con esa entrada.

Si ahora se calcula la salida entre colectores:

$$v_{oD} = v_{o1D} - v_{o2D} = -2 \frac{g_m R_c}{2} v_{iD} = -g_m R_c v_{iD}$$

La relación entre la salida diferencial entre colectores y la entrada diferencial es la ganancia de una etapa simple en emisor común y se define diferencial simple, relación entre la tensión diferencial de un colector a masa (v_{oDS}) y la entrada diferencial como ganancia a modo diferencial compuesto.

$$A_{vD} = \frac{v_{0D}}{v_{iD}} = -g_m R_c$$

Se define también la ganancia a modo (v_{iD}) como la mitad de la ganancia a modo diferencial

$$A_{vDS} = \frac{v_{0DS}}{v_{iD}} = \frac{A_{vD}}{2} = -\frac{g_m R_c}{2}$$

3.2.2 Señales a modo común.

Si se excitan las entradas con dos señales simétricas las variaciones van a estar en fase y, por ser el circuito simétrico, tendrán igual valor absoluto:

$$\Delta i_{C1} = \Delta i_{C2} \quad \Delta i_{E1} = \Delta i_{E2} = \Delta i_E \quad \Delta v_{CE1} = \Delta v_{CE2}$$

En consecuencia el potencial de emisor reflejará esas variaciones a través de la resistencia de la fuente de corriente, y variará en forma proporcional a la variación de la corriente.

$$\Delta v_E = (i_{E1} + i_{E2}) r_F = 2\Delta i_E r_F$$

La relación entre la salida en cada colector (v_{oc}) y la entrada a modo común (v_{ic}) puede determinarse a través de la ganancia del circuito de un amplificador emisor común con una realimentación de emisor de valor $2r_F$ (se obtiene un resultado equivalente si se aplica el teorema de bisección).

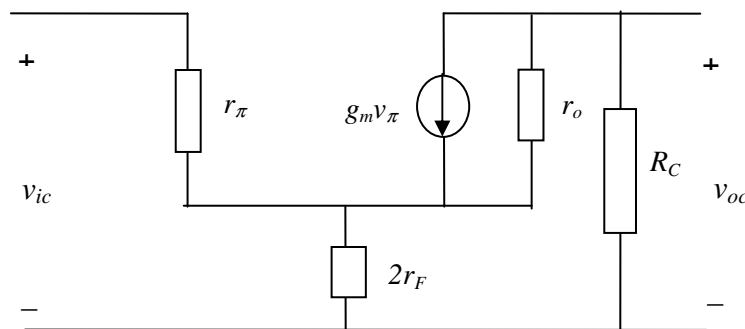


FIGURA 3.7: MODELO DE UNA ETAPA EMISOR COMÚN CON RESISTENCIA DE EMISOR.

Despreciando r_o la ganancia de esta etapa, que es la ganancia a modo común del amplificador diferencial, resulta:

$$A_{vC} = \frac{v_{oc}}{v_{ic}} \approx -\frac{g_m R_c}{r_{\pi} + \beta 2r_F}$$

Las tensiones a modo común de ambas salidas están en fase entre sí y desfasadas 180° respecto a la entrada a modo común.

3.2.3 Tensiones de salida.

Superponiendo los efectos de ambas señales se puede determinar la tensión total en ambas salidas.

$$v_{o1} = A_{vC} v_{iC} + A_{vDS} v_{iD} = -|A_{vC}| v_{iC} - |A_{vDS}| v_{iD}$$

$$v_{o1} \approx -\frac{g_m R_c}{r_{\Pi} + \beta 2 r_F} v_{iC} - \frac{g_m R_c}{2} v_{iD}$$

$$v_{o2} = A_{vC} v_{iC} + A_{vDS} \sigma(-v_{iD}) = -|A_{vC}| v_{iC} + |A_{vDS}| v_{iD}$$

$$v_{o2} \approx -\frac{g_m R_c}{r_{\Pi} + \beta 2 r_F} v_{iC} + \frac{g_m R_c}{2} v_{iD}$$

Resulta evidente la presencia en ambas salidas de una componente debida a la tensión de entrada a modo común que está desfasada 180° con respecto a esta tensión y una componente debida a la tensión de entrada a modo diferencial ($v_{iD} = v_1 - v_2$) que en la salida 1 (v_{o1}) está desfasada 180° con respecto a la tensión de entrada diferencial y en la salida 2 (v_{o2}) está en fase con esa tensión. O sea que, siempre que se defina la tensión diferencial como la diferencia entre la tensión de la base uno (v_1) menos la tensión en la base dos (v_2), en la salida 1 ambas componentes, a modo común y a modo diferencial, están en fase.

3.2.4 Impedancias de entrada.

Es posible diferenciar dos impedancias de entrada, una a modo diferencial y otra a modo común. La impedancia que el circuito ofrece a una señal diferencial es la suma de las dos impedancias de los diodos base-emisor en polarización directa:

$$Z_{iD} \approx 2 r_{\Pi}$$

La impedancia que ofrece el circuito a las señales a modo común (entre base y masa) es la del diodo de base-emisor en polarización directa más la que impone el terminal de emisor:

$$Z_{iC} \approx r_{\Pi} + 2\beta r_F$$

3.3 Factor de rechazo.

Se define el **factor de rechazo** con salida simple (FRs) que es la relación entre la ganancia diferencial con salida simple y la ganancia a modo común:

$$\text{FRs} = \frac{A_{vDS}}{A_{vC}} = \frac{v_{oDS} / v_{iD}}{v_{oC} / v_{iC}} \approx \frac{\frac{g_m R_c}{2}}{\frac{g_m R_c}{r_{\Pi} + 2\beta r_F}} \approx g_m r_F$$

También se define un **factor de rechazo compuesto** determinado por la relación entre la ganancia a modo diferencial compuesto y la ganancia a modo común, el que resulta:

$$\text{FR} = \frac{A_{vD}}{A_{vC}} = \frac{v_{oD} / v_{iD}}{v_{oC} / v_{iC}} \approx \frac{\frac{g_m R_c}{2}}{\frac{g_m R_c}{r_{\Pi} + 2\beta r_F}} \approx 2 g_m r_F = 2 \text{FRs}$$

El factor de rechazo depende del transistor (g_m) y de la resistencia de la fuente de corriente (r_F), a mayor resistencia menor ganancia a modo común y, en consecuencia, mayor factor de rechazo.

La fuente de corriente debe diseñarse en dependencia directa con el factor de rechazo que se desea obtener.

$$r_F \geq \frac{\text{FRs}}{g_m}$$

Una resistencia discreta actúa como una fuente de corriente, pero no permite obtener factores de rechazo de valores adecuados, y en algunos sería necesario aumentar su valor hasta magnitudes que en general son incompatibles con las fuentes de alimentación. Por ejemplo, suponiendo que se desea un amplificador diferencial con un factor de rechazo simple de 60 dB (equivalente a 10^3), se utilizan transistores de $h_{fe} = 100$ y $h_{ie} = 2\text{K}\Omega$, para una $I_c = 1\text{ mA}$, el valor adecuado para la resistencia de emisor resulta mayor que $20\text{K}\Omega$ y la caída de tensión en r_F sería del orden de los 40 V, que no es un valor aceptable.

Por ello se recurre a implementar fuentes de corriente con elementos activos que actúan como cargas dinámicas, tienen un valor admisible en polarización y en señal su valor aumenta en forma considerable.

3.4 Fuentes de corriente.

La forma más simple de implementar una fuente de corriente con transistor bipolar es un transistor en configuración base común.(fig. 3.8). La resistencia dinámica en el colector de Q3 es muy alta, mientras que la tensión de continua necesaria para tomar la corriente I_0 puede ser relativamente baja si R_e tiene un valor reducido y la tensión de colector a emisor del transistor se mantiene en valores adecuados para asegurar su funcionamiento en zona activa permitiendo un amplio rango de variación de la tensión a modo común de entrada al diferencial ($V_{CE3} > 1\text{ V}$).

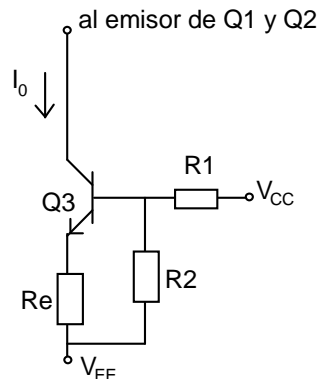


FIGURA 3.8: FUENTE DE CORRIENTE CON TRANSISTOR BIPOLAR

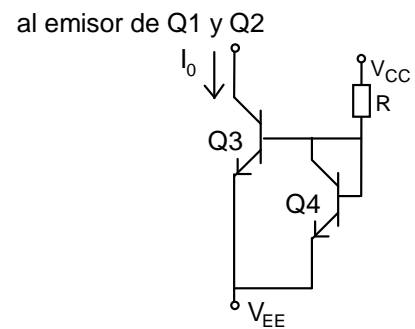


FIGURA 3.9: ESPEJO DE CORRIENTE

Una mejora para esta fuente de corriente consiste en reemplazar r_2 por un diodo zener de tensión adecuada para compensar las variaciones por temperatura.

Otra variante es utilizar dos transistores formando un espejo de corriente (fig. 3.9). Ambos transistores son idénticos y funcionan con la misma tensión de base - emisor y, en consecuencia, con las mismas corrientes de base y colector. Configuración muy utilizada en circuitos integrados..

$$I_0 = I_{C3} = I_{C4} \quad I_R = I_{C4} + 2I_B = \frac{V - v_{BE}}{R} \quad \text{resultando:} \quad I_0 \approx I_R = \frac{V - v_{BE}}{R}$$

I_0 es función de la tensión base-emisor, pero los cambios de esta tensión no afectan prácticamente a la corriente pues son atenuados por la resistencia R. Para un mejor funcionamiento se requieren transistores de h_{FE} elevado.

3.5 Desbalance.

Si los elementos del AD se hallan perfectamente apareados, al aplicar igual tensión a las bases de los transistores de entrada la diferencia de potencial entre sus colectores resulta nula. En la práctica se presenta una tensión de desajuste, que se debe a diferencias en las características de los transistores (desapareamiento). En este circuito las tensiones a modo común, y en particular la polarización, fuerza a los transistores a funcionar con tensiones de base-emisor idénticas, en consecuencia pueden aparecer diferencias en las corrientes de base que se traducen en diferencias en las corrientes de colector. Aún cuando las características de entrada fuesen iguales, las posibles diferencias en los β se traducen en diferencias en las corrientes de colector. Las caídas de tensión en las resistencias de colector resultan diferentes y se produce el desbalance de la tensión entre colectores.

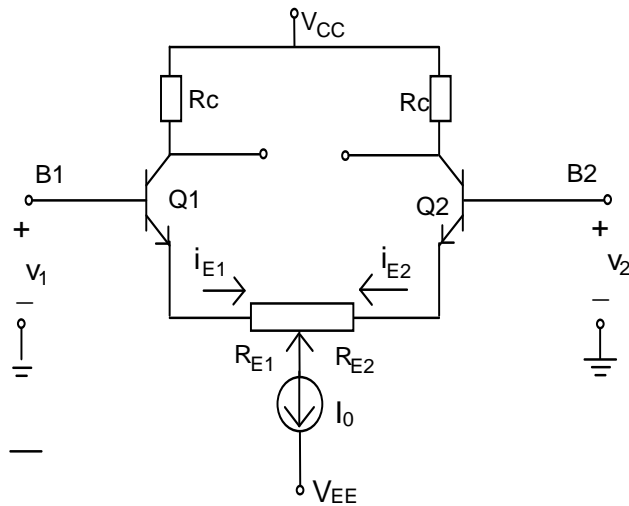


FIGURA 3.10: CIRCUITO DE AD MEJORADO.

El agregado de las resistencias R_{e1} y R_{e2} como se muestra en la figura 3.10, mejora el funcionamiento del diferencial en cuanto a los efectos de los desbalances de corriente, pues permite compensar las posibles diferencias en las características de entrada de los transistores.

En la práctica, se compensan ambos efectos (diferencias de característica de entrada y de β) siempre que el desapareamiento no sea muy pronunciado.

4 Amplificador diferencial basado en transistores de efecto de campo.

La disposición es análoga al circuito con transistores bipolares con las particularidades propias de cada tipo de transistor de efecto de campo, JFET o MOSFET.

4.1 Circuitos. Análisis de gran señal.

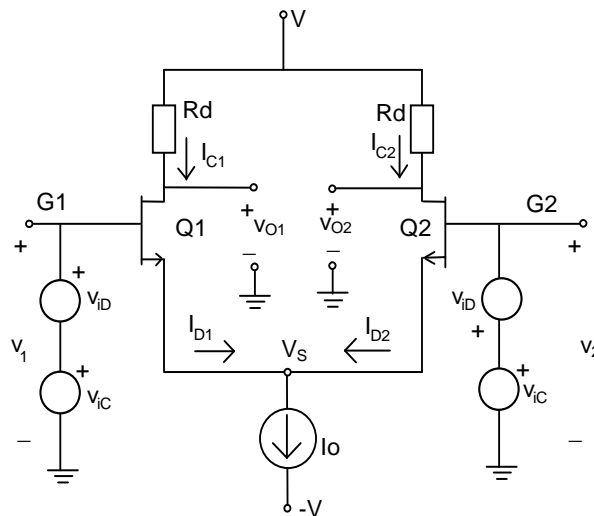


FIGURA 4.1: CIRCUITO DE UN AD CON JFET.

Se acoplan dos transistores de efecto de campo en configuración fuente común por el terminal común, de forma tal que el circuito resulte simétrico, tal como puede verse en la figura 4.1 para JFET canan N.

En condiciones normales de funcionamiento, las tensiones de puerta-fuente habilitan la conducción y los transistores (Q1 y Q2) que se suponen idénticos, funcionan en zona lineal o de corriente constante siempre que el valor absoluto de su tensión de drenaje-fuente se mantenga por encima de la diferencia entre la tensión de puerta-fuente y la tensión umbral.

Las condiciones para funcionamiento en zona activa si los dispositivos son JFET están dadas por:

$$\text{si } |v_{GS1,2}| < |V_P| \quad \text{y} \quad |v_{DS1,2}| > |v_{GS1,2} - V_P| \Rightarrow i_{D1,2} = I_{DSS} \left(1 - \frac{v_{GS1,2}}{V_P} \right)^2$$

mientras que para MOSFET:

$$\text{si } |v_{GS1,2}| > |V_T| \quad \text{y} \quad |v_{DS1,2}| > |v_{GS1,2} - V_T| \Rightarrow i_{D1,2} = K (v_{GS1,2} - V_T)^2$$

La suma de las dos corrientes de drenaje está fijada por la fuente de corriente:

$$i_{D1} + i_{D2} = I_0$$

En la figura 4.2 se muestra un amplificador diferencial con MOSFET canal N en la entrada (Q1 y Q2) en el cual se reemplazaron las resistencias de carga (R_D) por dos transistores MOSFET canal P idénticos (Q3=Q4).

Q3 y Q4 actúan como carga dinámica o activa del par diferencial y funcionan con la puerta al mismo potencial que el drenaje, o sea que su punto de funcionamiento está siempre en zona de corriente constante, ofreciendo una resistencia dinámica de valor $1/g_{mc}$ (figura 4.3).

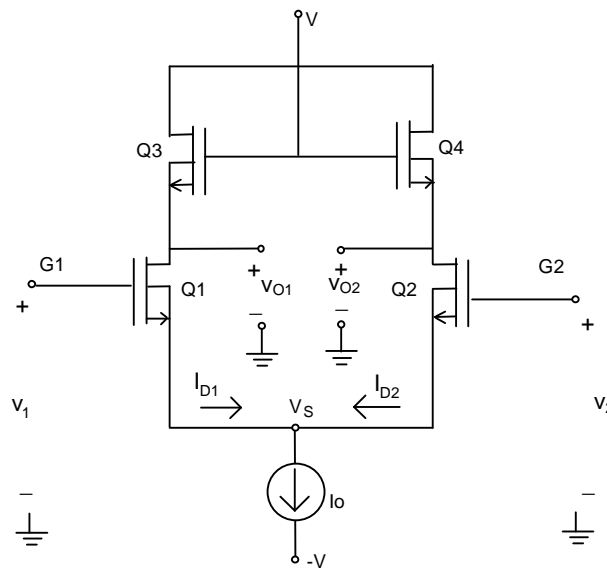


FIGURA 4.2: AD CON MOSFET.

Mediante desarrollo matemático puede demostrarse la dependencia de las corrientes de drenaje de los transistores de la corriente de la fuente y de la tensión diferencial de entrada:

$$v_1 - v_2 = v_{GS1} - v_{GS2} = v_{iD}$$

Combinando las ecuaciones para el caso de JFETs, se obtiene:

$$v_{iD} = -V_P \left(\sqrt{\frac{i_{D1}}{I_{DSS}}} - \sqrt{\frac{i_{D2}}{I_{DSS}}} \right)$$

Resolviendo para expresar las corrientes en función de la entrada diferencial y los parámetros del circuito:

$$i_{D1} = \frac{I_0}{2} \left[1 + \frac{v_{iD}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_0} \right) - \left(\frac{v_{iD}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_0} \right)^2} \right]$$

$$i_{D2} = \frac{I_0}{2} \left[1 - \frac{v_{iD}}{V_P} \sqrt{2 \left(\frac{I_{DSS}}{I_0} \right) - \left(\frac{v_{iD}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_0} \right)^2} \right]$$

Si la entrada diferencial aplicada es grande, toda la corriente de la fuente circulará por uno de los JFET; en consecuencia si la corriente de la fuente (I_0) fuera mayor que la I_{DSS} de los dispositivos la juntura puerta - canal podría quedar directamente polarizada, o sea que siempre se adopta I_0 menor o a lo sumo igual que I_{DSS} .

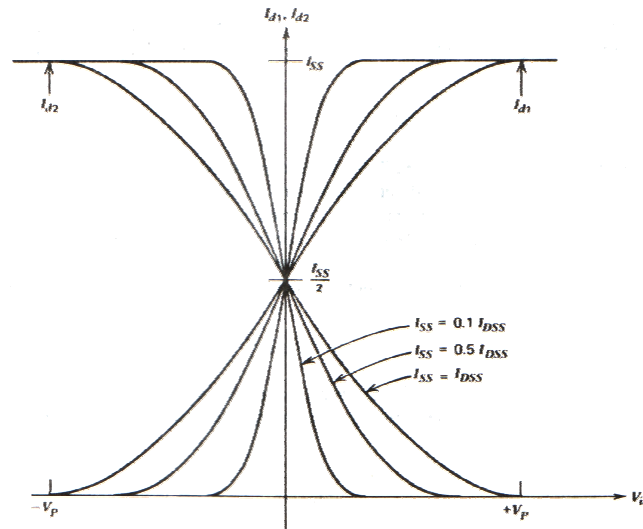


FIG. 4.3: CORRIENTES DE DRENAJE DE UN PAR DIFERENCIAL A JFET COMO FUNCIÓN DE LA ENTRADA DIFERENCIAL

La amplitud máxima de la entrada diferencial está dada por:

$$|v_{id}| \leq \left| V_P \sqrt{\frac{I_0}{I_{DSS}}} \right|$$

Si la tensión diferencial de entrada está fuera de este rango la corriente para ambos FETS es nula o igual I_0 respectivamente, según corresponde al signo de v_{id} . Para asegurar comportamiento lineal de los dispositivos se debe adoptar un rango aún más reducido, en general ,relacionado con V_P y el punto de trabajo fijado ($I_0/2$).

La tensión diferencial a la salida (v_{oD}) está dada por:

$$v_{oD} = -(i_{D1} - i_{D2})R_D$$

reemplazando las corrientes:

$$v_{oD} = -\frac{I_0 R_D}{V_P} v_{id} \sqrt{2 \left(\frac{I_{DSS}}{I_0} \right) - \left(\frac{v_{id}}{V_P} \right)^2 \left(\frac{I_{DSS}}{I_0} \right)^2}$$

El análisis anterior puede aplicarse en forma similar para el caso de MOSFET resultando:

$$i_{D1} = \frac{I_0}{2} \left[1 + \frac{K}{I_0} v_{id} \sqrt{2 \frac{I_0}{K} - (v_{id})^2} \right] \quad i_{D2} = \frac{I_0}{2} \left[1 - \frac{K}{I_0} v_{id} \sqrt{2 \frac{I_0}{K} - (v_{id})^2} \right]$$

$$|v_{id}| \leq \sqrt{\frac{I_0}{K}} \quad v_{oD} = -I_0 K v_{id} R_D \sqrt{2 \frac{I_0}{K} - (v_{id})^2}$$

Para ambos dispositivos el rango admisible para la tensión de entrada diferencial es función de la corriente de polarización ($I_0/2$) y de las características del dispositivo, en contraste con el amplificador diferencial basado en transistores bipolares donde el rango de tensión diferencial es de alrededor de $\pm 60mV$, sin depender del dispositivo en particular ni de la corriente de polarización.

4.2 Análisis en pequeña señal.

El análisis en pequeña señal es equivalente para cualquiera de los dos circuitos, pues los modelos de los dispositivos son los mismos, con la salvedad de tener en cuenta que en el caso de circuitos con MOS la carga del diferencial es un transistor MOS, y en consecuencia R_D es la resistencia dinámica de un MOS que tiene el drenaje conectado con la fuente, debiendo reemplazarse en todas las ecuaciones R_D por $1/g_{mc}$.

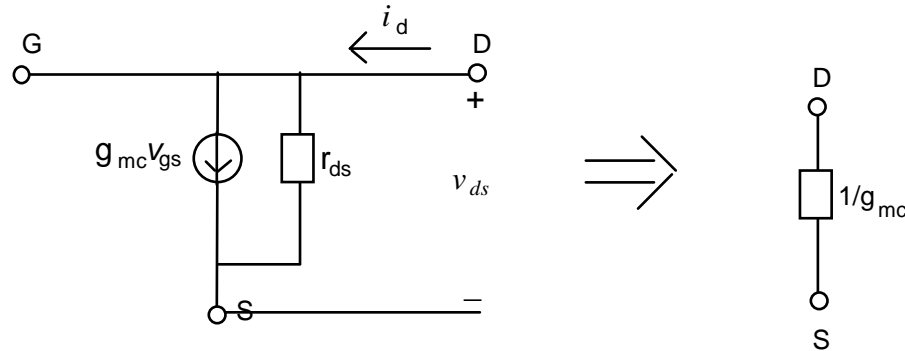


FIGURA 4.3: MODELO DE UN TRANSISTOR MOS CON DRENAJE Y PUERTA CORTOCIRCUITADOS.

Nuevamente, dadas dos señales v_1 y v_2 aplicadas respectivamente a cada una de las bases, se define la componente a modo común (v_{iC}) y la componente a modo diferencial (v_{iD}), a fin de aplicar superposición, suponiendo funcionamiento lineal del circuito, y realizar el análisis de cada tipo de señal en forma independiente.

$$v_{iD} = v_1 - v_2$$

$$v_{iC} = \frac{v_1 + v_2}{2}$$

$$v_1 = v_{iC} + \frac{1}{2} v_{iD}$$

$$v_2 = v_{iC} - \frac{1}{2} v_{iD}$$

4.2.1 Señales a modo diferencial.

El circuito es excitado por señales antisimétricas puras, o sea no existen componentes a modo común o simétricas.

$$\text{Si } v_{iD} = v_1 - v_2 \Rightarrow v_{1iD} = \frac{1}{2} v_{iD} \quad \text{y} \quad v_{2iD} = -\frac{1}{2} v_{iD}$$

o sea que:

$$\pm |v_{1iD}| = \mp |v_{2iD}|$$

Al aumentar la señal aplicada en la entrada del transistor 1 (G1), se produce un aumento de la corriente de drenaje de ese transistor y una disminución de su tensión de drenaje-fuente, pero al mismo tiempo la disminución en igual proporción de la señal aplicada en G2, determina una disminución equivalente en la corriente de drenaje del transistor Q2 y un aumento proporcional de su tensión de drenaje-fuente.

$$\Delta i_{D1} = -\Delta i_{D2}$$

$$-\Delta v_{DS1} = \Delta v_{DS2}$$

El potencial de fuente de ambos transistores permanece constante e igual al potencial en ausencia de señal, o sea que *la fuente común a ambos FET se comporta como una masa virtual* para las señales a modo diferencial. En consecuencia las variaciones de tensión drenaje - fuente de cada colector se reflejan exactamente en las salidas correspondientes.

Estas variaciones pueden calcularse en base a las consideraciones hechas en la sección 2.3. Están determinadas por la variación de tensión entre drenaje y masa de un circuito en fuente común sin resistencia de fuente, que está sometido a una variación en su entrada equivalente a la mitad de la tensión diferencial.

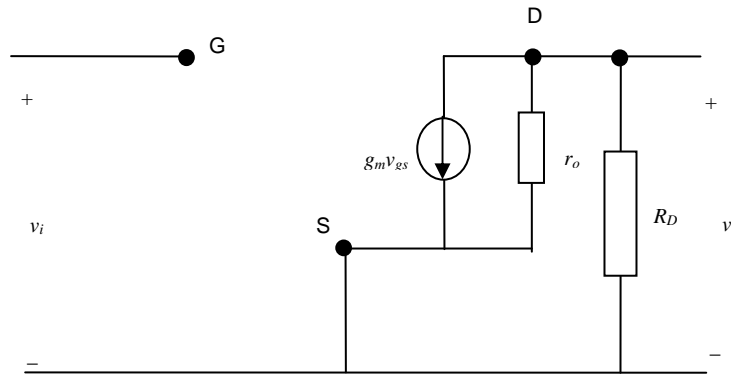


FIGURA 4.4: MODELO DE UNA ETAPA FUENTE COMÚN CON RESISTENCIA DE FUENTE NULA.

La ganancia de la etapa modelada en la figura 4.4, resulta:

$$A_v = \frac{v_o}{v_i} \approx -g_m R_D$$

La entrada v_i puede ser igual a $v_{iD}/2$ y $(-v_{iD}/2)$, dependiendo de a cual de las dos entradas del circuito se haga referencia.

Las salidas v_{o1D} y v_{o2D} resultan:

$$v_{o1D} = A_v \frac{v_{iD}}{2} \approx -\frac{g_m R_D}{2} v_{iD} \qquad v_{o2D} = A_v \left(-\frac{v_{iD}}{2} \right) \approx \frac{g_m R_D}{2} v_{iD}$$

Las salidas se hallan desfasadas 180° entre sí, y la salida v_{o1D} está en contrafase respecto a la señal diferencial de entrada (v_{iD}), mientras que por el contrario, v_{o2D} está en fase con esa entrada, siendo $v_{iD} = v_1 - v_2$.

Calculando la salida compuesta:

$$v_{oD} = v_{o1D} - v_{o2D} = -2 \frac{g_m R_D}{2} v_{iD} = -g_m R_D v_{iD}$$

La relación entre la salida diferencial y la entrada diferencial es la ganancia de una etapa simple en fuente común y se define como ganancia a modo diferencial compuesto.

$$A_{vD} = \frac{v_{oD}}{v_{iD}} = -g_m R_D$$

La ganancia a modo diferencial simple, relación entre la tensión diferencial de una salida a masa (v_{oDS}) y la entrada diferencial (v_{iD}) es la mitad de la ganancia a modo diferencial compuesto

$$A_{vDS} = \frac{v_{oDS}}{v_{iD}} = \frac{A_{vD}}{2} = -\frac{g_m R_D}{2}$$

4.2.2 Señales a modo común.

Si ahora se excitan las entradas con dos señales simétricas las variaciones van a estar en fase, y por ser el circuito simétrico tendrán igual valor absoluto:

$$\Delta i_{D1} = \Delta i_{D2} = \Delta i_D \qquad \Delta v_{DS1} = \Delta v_{DS2}$$

el potencial de fuente reflejará esas variaciones a través de la resistencia de la fuente de corriente.

$$\Delta v_S = (\Delta i_{D1} + \Delta i_{D2}) r_F = 2 \Delta i_D r_F$$

La relación entre cada salida (v_{oc}) y la entrada a modo común (v_{ic}) puede determinarse a través de la ganancia del circuito de un amplificador fuente común con una realimentación de fuente de valor $2r_F$.

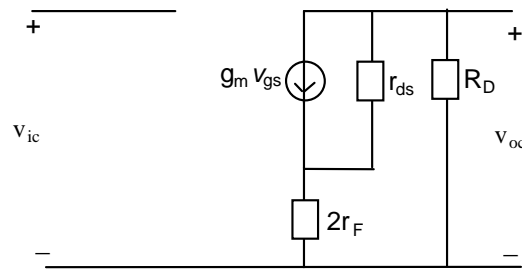


FIGURA 4.5: MODELO DE UNA ETAPA FUENTE COMÚN CON RESISTENCIA DE FUENTE.

Si se desprecia r_{ds} , la ganancia a modo común del amplificador diferencial, que es la ganancia de esta etapa, resulta:

$$A_{vC} = \frac{v_{oc}}{v_{ic}} \approx -\frac{g_m R_D}{(1 + g_m 2r_F)} \approx -\frac{R_D}{2r_F}$$

Las tensiones a modo común de ambas salidas están en fase entre sí y desfasadas 180° respecto a la entrada a modo común.

4.2.3 Tensiones de salida.

Superponiendo los efectos de ambas señales se puede determinar la tensión total en ambas salidas.

$$v_{o1} = A_{vC} v_{ic} + A_{vDS} v_{iD} = -|A_{vC}| v_{ic} - |A_{vDS}| v_{iD} \approx -\frac{R_D}{2r_F} v_{ic} - g_m R_D v_{iD}$$

$$v_{o2} = A_{vC} v_{ic} + A_{vDS} (-v_{iD}) = -|A_{vC}| v_{ic} + |A_{vDS}| v_{iD} \approx -\frac{R_D}{2r_F} v_{ic} + g_m R_D v_{iD}$$

Donde resulta evidente que en ambas salidas hay una componente debida a la tensión de entrada a modo común que está desfasada 180° con respecto a esta tensión y una componente debida a la tensión de entrada a modo diferencial ($v_{iD} = v_1 - v_2$) que en la salida v_{o1} está desfasada 180° con respecto a la tensión de entrada diferencial y en la salida v_{o2} está en fase con esa tensión. O sea que, siempre que se haya definido la tensión diferencial como la diferencia entre la tensión de la base uno (v_1) menos la tensión en la base 2 (v_2), en la salida 1 ambas componentes, a modo común y a modo diferencial, están en fase, mientras que en la salida 2 están en contrafase.

4.2.4 Impedancias de entrada.

Tanto la impedancia de entrada a modo diferencial como la correspondiente a modo común son muy altas, pues están determinadas por las impedancias de los FETs. En caso de alimentar el circuito con fuente partida con una fuente contra masa hay que utilizar una red de polarización para las puertas de los transistores de entrada, y, en general, será esta red quien determine la impedancia de entrada.

4.3 Factor de rechazo.

El **factor de rechazo** con salida simple (FR_S) es la relación entre la ganancia diferencial con salida simple y la ganancia a modo común:

$$FR_S = \frac{A_{vDS}}{A_{vC}} = \frac{v_{oDS}/v_{iD}}{v_{oc}/v_{ic}} \approx \frac{-\left(\frac{g_m R_D}{2}\right)}{-\frac{R_D}{2r_F}} \approx g_m r_F$$

También se puede definir un factor de rechazo compuesto determinado por la relación entre la ganancia a modo diferencial compuesto y la ganancia a modo común, el que resulta:

$$FR = \frac{A_{vD}}{A_{vC}} = \frac{v_{oDS} / v_{iD}}{v_{oC} / v_{iC}} \approx \frac{-g_m R_D}{-\frac{R_D}{2r_F}} \approx 2 g_m r_F = 2FR_S$$

El factor de rechazo depende del transistor (g_m) y de la resistencia de la fuente de corriente (r_F). A mayor resistencia menor ganancia a modo común y, en consecuencia, mayor factor de rechazo.

4.4 Fuentes de corriente.

Si se implementa la fuente de corriente con una resistencia discreta los factores de rechazo que se obtienen son normalmente de valor insuficiente. Se recurre a fuentes de corriente con FET que actúan como cargas dinámicas.

Un FET con un potencial de puerta fijo es una fuente de corriente con una resistencia dinámica de valor r_{ds} . En la figura 4.6 se puede ver una fuente de corriente con JFET (a) y una fuente de corriente con MOSFET (b).

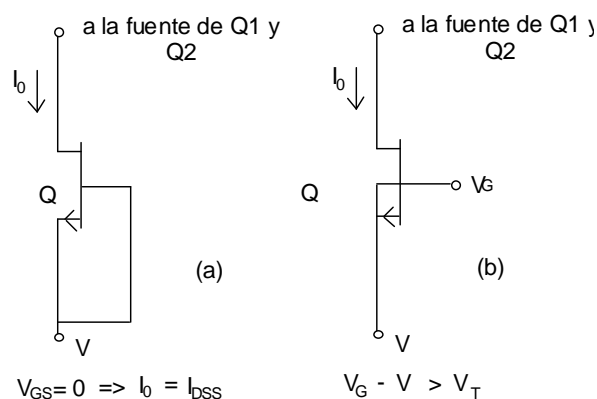


FIGURA 4.6: FUENTE DE CORRIENTE BASADA EN FETS (a) JFET, (b) MOSFET

4.5 AD CMOS.

En este caso los transistores de entrada (Q1 y Q2) son NMOS mientras que los transistores de carga (Q3 y Q4) son PMOS, ambos pares deben estar apareados entre sí. (figura 4.7). Los transistores PMOS funcionan en zona de corriente constante, pues Q3 tiene el drenaje conectado a la puerta y Q4, por ser igual y tener idéntica tensión de puerta - fuente debe seguirlo. Este circuito no es esencialmente simétrico, y si bien sólo tiene disponible una salida (v_{O2}), su funcionamiento es el de un amplificador diferencial. El análisis de gran señal resulta análogo al realizado en la sección 4.1.

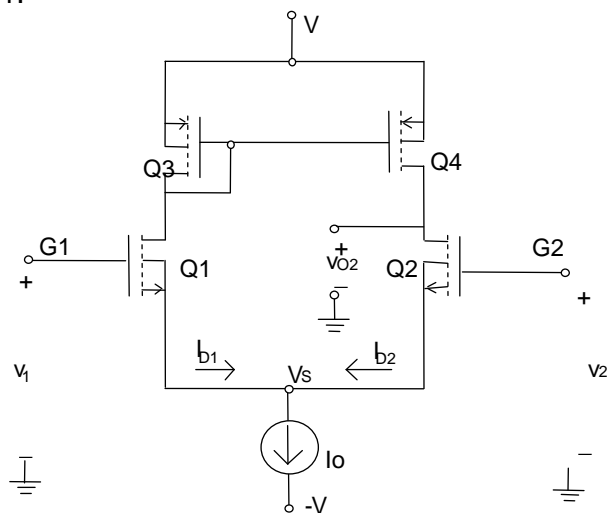


FIGURA 4.7: AD CMOS

FIGURA 4.7: AD CMOS.

4.5.1 Análisis en pequeña señal.

El modelo equivalente para baja señal, suponiendo funcionamiento de los dispositivos en zona lineal está dado en la figura 4.8

g_{mc} es la transconductancia de Q3 y Q4

r_{dsc} es la resistencia de drenaje-fuente de Q4

r_{dsi} y g_{mi} corresponden a los transistores de entrada (Q1 y Q2).

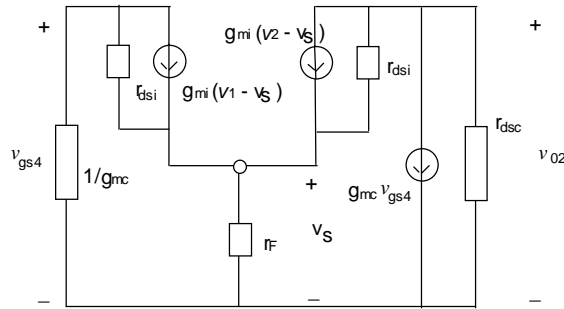


FIGURA 4.8: MODELO AD CMOS

Resolviendo para obtener la expresión de la tensión de salida en función de las entradas, teniendo en cuenta que $r_{dsi} = 1/g_{di}$, $r_{dsc} = 1/g_{dc}$ y que $r_F = 1/g_0$, resulta:

$$v_{o2} = \frac{g_{mi} g_{mc} \left\{ 2(g_{di} + g_{mi})(v_1 - v_2) + g_0 \left[v_1 - \left(\frac{g_{di}}{g_{mc}} + 1 \right) v_2 \right] \right\}}{(g_{di} + g_{mi}) [g_{dc} g_{di} + 2g_{mc} (g_{di} + g_{dc})] + g_0 (g_{di} + g_{mc})(g_{di} + g_{dc})}$$

reacomodando para expresar en función de entrada diferencial y entrada a modo común:

$$v_{o2} = \frac{g_{mi} g_{mc} \left\{ \left[2(g_{di} + g_{mi}) + g_0 \left(\frac{g_{di}}{2g_{mc}} + 1 \right) \right] (v_1 - v_2) - g_0 \frac{g_{di}}{g_{mc}} \frac{v_1 + v_2}{2} \right\}}{(g_{di} + g_{mi}) [g_{dc} g_{di} + 2g_{mc} (g_{di} + g_{dc})] + g_0 (g_{di} + g_{mc})(g_{di} + g_{dc})}$$

En la tensión en la salida se diferencia una componente que depende de la tensión diferencial de entrada ($v_1 - v_2$) que está en fase con esa entrada y una componente que depende de la tensión a modo común $[(v_1 + v_2)/2]$ en contrafase con ésta. La componente a modo común de la salida es prácticamente despreciable frente a la componente diferencial para niveles comparables de las entradas.

La ganancia diferencial simple resulta:

$$|A_{vDs}| = \left| \frac{g_{mi} g_{mc} \left[2(g_{di} + g_{mi}) + g_0 \left(\frac{g_{di}}{2g_{mc}} + 1 \right) \right]}{(g_{di} + g_{mi}) [g_{dc} g_{di} + 2g_{mc} (g_{di} + g_{dc})] + g_0 (g_{di} + g_{mc})(g_{di} + g_{dc})} \right|$$

y la ganancia a modo común:

$$|A_{vC}| = \left| \frac{g_{mi} g_{di} g_0}{(g_{di} + g_{mi}) [g_{dc} g_{di} + 2g_{mc} (g_{di} + g_{dc})] + g_0 (g_{di} + g_{mc})(g_{di} + g_{dc})} \right|$$

El factor de rechazo resulta:

$$FRS = \frac{g_{mc} \left[2(g_{di} + g_{mi}) + g_0 \left(\frac{g_{di}}{2g_{mc}} + 1 \right) \right]}{g_{di}g_0}$$

Si se consideran las aproximaciones: $g_{mi}, g_{mc} \gg g_0, g_{di}, g_{dc}$

$$|A_{vDs}| \approx \frac{g_{mi}}{g_{di} + g_{dc}} \quad y \quad |A_{vC}| \approx \frac{g_{di}g_0}{2g_{mc}(g_{di} + g_{dc})}$$

y en consecuencia:

$$v_{o2} = \frac{g_{mi}(v_1 - v_2)}{g_{di} + g_{dc}} - \frac{v_1 + v_2}{2} \frac{g_0g_{di}}{2g_{mc}(g_{di} + g_{dc})} \quad FRS = 2 \frac{g_{mi}g_{mc}}{g_{di}g_0}$$

La impedancia de salida de pequeña señal, que se calcula como la relación entre la tensión y la corriente de salida cuando las entradas son nulas, está dada por:

$$r_o = \left. \frac{v_{o2}}{i_o} \right|_{v_1=0, v_2=0} = \frac{\frac{(g_{di} + g_{ml})}{(g_{di} + g_{mi})} [2(g_{di} + g_{mi}) + g_0]}{[g_{dc}g_{di} + 2g_{mc}(g_{di} + g_{dc})] + g_0(g_{di} + g_{mc}) \frac{(g_{di} + g_{dc})}{(g_{di} + g_{mi})}}$$

considerando las aproximaciones anteriores: $g_{mi}, g_{mc} \gg g_0, g_{di}, g_{dc}$

resulta:

$$r_o = \left. \frac{v_{o2}}{i_o} \right|_{v_1=v_2=0} \approx \frac{1}{g_{di} + g_{dc}}$$

5 Bibliografía.

- Análisis y diseño de circuitos Integrados Analógicos, 3/De.. Paul R. Gray, Robert G. Meyer. Prentice Hall. 1995
- Microelectronics Devices, E.S. Yang, McGraw-Hill International, 1988.
- Analog Mos IC for Signal Processing, Gregorian & Temes, John Wiley & Sons, 1986.
- Microelectronics, Millman y Grabel, McGraw Hill, 1987.
- Circuitos Integrados y Sistemas, F.C. Fitchen, Reverté, 1975.
- Circuitos Integrados Lineales RCA, Arbó, 1971.