

Circuito Monoestable

Ing. María Isabel Schiavon, Ing. Raúl Lisandro Martín

Circuito Monoestable

Este circuito se caracteriza por presentar un único estado **estable** en régimen permanente, y cuando mediante una excitación externa se genera una perturbación que lo aparta de ese estado estable el circuito evoluciona en un estado no estable que provoca un cambio en la salida y al cabo de un cierto tiempo predeterminado vuelve al estado estable.

En régimen permanente el circuito permanece en el estado estable. La conmutación al estado semiestable es forzada mediante una excitación externa adecuada, en su presencia el circuito inicia un régimen transitorio para, una vez transcurrido el tiempo de duración del estado no estable retornar al estado estable. El tiempo que el circuito permanece en el estado no estable, comúnmente denominado período **semiestable**, queda determinado por los valores de algunos elementos pasivos que componen el circuito.

Circuito Monoestable acoplado por colector

El circuito monoestable más sencillo es el que se muestra en la figura 1. Se implementa con dos transistores acoplados por colector que en el estado estable están en corte y en conducción, respectivamente. Cuando se conecta la alimentación del circuito, independientemente de algún transitorio inicial donde ambos transistores conducen, uno de los transistores (en este caso Q2) entra en conducción más rápidamente y provoca el corte del otro transistor.

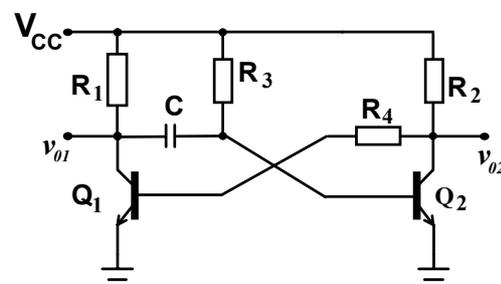


FIG 1.- CIRCUITO MONOESTABLE ACOPLADO POR COLECTOR

En el estado estable uno de los transistores (Q2) conduce, mientras que el otro (Q1) permanece cortado. Cuando una perturbación externa fuerza la conducción del transistor Q1 (normalmente cortado) o el corte del transistor Q2 (normalmente en conducción) se inicia el estado semiestable en el cual conduce Q1 mientras Q2 permanece cortado. La duración de este estado no estable es controlable mediante una adecuada elección de los componentes del circuito.

Características del estado estable, Q₂ conduce Q₁ cortado:

Q2 debe conducir saturado a fin de que su conducción fuerce y asegure el corte de Q1. De esta manera, al conectar la alimentación, por ejemplo, ambos transistores están en condiciones de conducir pero si Q₂ se satura fuerza el corte de Q1. Para asegurar la saturación de Q2 deben elegirse valores adecuados para R₃ y R₂.

La condición que asegura saturación en un BJT es que su corriente de base sea lo suficientemente grande como para que la corriente de colector que circularía en el BJT en zona activa supere la máxima potencia que puede entregar la alimentación en el circuito de colector con el transistor funcionando en activa.

La corriente de colector máxima de zona activa para el transistor Q2 en este circuito resulta:

$$i_{C2} = \frac{V_{CC} - v_{CE2}}{R_2} \Rightarrow I_{C2 \text{ MAXIMA ZONA ACTIVA}} = \frac{V_{CC} - V_{BE2}}{R_2}$$

y en consecuencia:

$$I_{B2 \text{ MAX ZONA ACTIVA}} = \frac{I_{C2 \text{ MAX ZONA ACTIVA}}}{\beta_2} = \frac{V_{CC} - V_{BE2}}{\beta_2 R_2}$$

y la condición de saturación es:

$$\text{si } I_{B2} > I_{B2 \text{ MAX ZONA ACTIVA}} \Rightarrow \text{BJT saturado}$$

En estas condiciones, Q1 está cortado, Q2 saturado resultando el circuito de la figura 2.

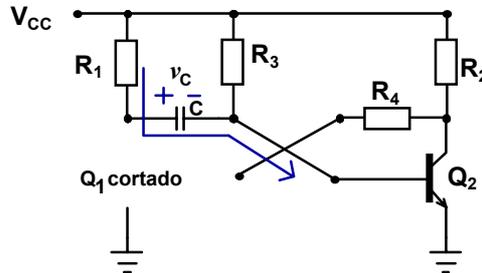


FIG 2.- CIRCUITO CON Q1 CORTADO Q2 CONDUCIENDO

En este circuito la tensión de colector Q1 va creciendo a medida que el capacitor se carga a través de R_1 al valor final determinado por $V_{CC} - V_{BE(sat)}$. El circuito permanece indefinidamente en este estado, con Q_2 saturado y Q_1 cortado.

$$v_{C(\text{final estado estable})} = V_{CC} - V_{BE_{sat}}$$

Si la condición de saturación de Q_2 se cumple cuando el capacitor ya se cargó (corriente nula por el capacitor, $i_C = 0$) y la corriente de base de Q_2 queda determinada por la corriente que circula por R_3 , el transistor siempre conducirá saturado. Luego la condición que se debe cumplir para asegurar conducción de Q_2 en zona de saturación queda determinada por:

$$I_{B2} = \frac{V_{CC} - V_{BE}}{R_3} > \frac{V_{CC} - V_{BE}}{\beta_2 R_2} \Rightarrow R_3 < \beta_2 R_2$$

Estado semiestable, Q1 conduce Q2 cortado:

Para provocar el cambio del estado del circuito se debe inyectar una señal que fuerce la conducción del transistor cortado, un pulso positivo en la base de Q_1 o en el colector de Q_2 , o bien, el corte del transistor que conduce en estado estable, pulso negativo en la base de Q_2 o en el colector de Q_1 . Cualquiera de estas señales provoca la conducción de Q_1 y la polarización inversa de la juntura base emisor de Q_2 debido a la carga acumulada en el capacitor (C).

$$v_{BE_{Q2}} = v_{CE_{Q1}} + v_C$$

Como el capacitor alcanzó en el estado estable una carga más alta que cualquier tensión colector emisor de Q_1 , la juntura base emisor de Q_2 queda en polarizada inversamente, y teniendo en cuenta que la evolución de la carga del capacitor es lenta comparada con el tiempo de conmutación de los transistores, es posible considerar que durante la conmutación la carga del capacitor se mantiene constante, o sea que un instante antes (t_1^-) y un instante posterior (t_1^+) el valor de tensión de en el capacitor es el mismo,

$$v_{C(t^-)} = v_{C(t^+)} = v_{C(\text{final estado estable})} = V_{CC} - V_{BE_{sat}}$$

En la figura 3 se muestra el circuito con Q_2 cortado y la carga del capacitor así como la convención adoptada para la tensión del capacitor.

Q_1 conduce con corriente de base fija que queda determinada por:

$$I_B = \frac{V_{CC} - V_{BE}}{R_2 + R_4}$$

El capacitor comienza a cargarse en sentido contrario a través de R_3 y del colector de Q_1 conduciendo a un valor final que está determinado por la caída de tensión en R_1 cuando toda la corriente de colector de Q_1 circula por ella.

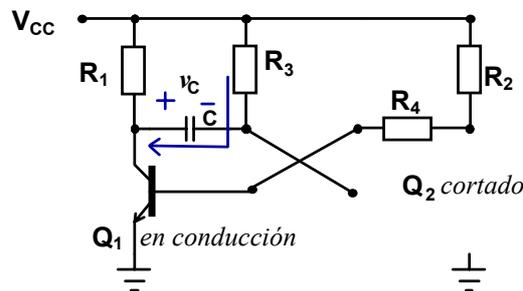


FIG 3.- CIRCUITO CON Q2 CORTADO Q1 CONDUCIENDO (estado semiestable)

Antes de que el capacitor se cargue a su valor final, la tensión de base de Q_2 , que va aumentando a medida que se modifica la carga del capacitor, alcanzará un valor suficiente para polarizar directamente la juntura base-emisor de Q_2 y forzar la conducción de Q_2 .

$$V_{BE2} = v_C(t) + V_{CEQ2} = V_{\gamma}$$

Cuando Q_2 entra en conducción en $t = t_1$, su tensión de colector decrece y en consecuencia también disminuye la tensión base emisor de Q_1 (v_{BE1}). La tensión de colector de Q_1 aumenta favoreciendo la conducción del transistor Q_2 . Este proceso es regenerativo y concluye con el corte de Q_1 cuando el Q_2 entra en saturación y el circuito alcanza su estado estable. El capacitor C comienza a cargarse en sentido opuesto con el circuito mostrado en la figura 2, a través de R_1 hasta alcanzar el valor final dado por:

$$v_{cfEE} = -V_{CC} + V_{BEsat}$$

El circuito permanece indefinidamente en su estado estable, conducción de Q_2 . Q_1 conduce un cierto fijo predefinido que es el fijado para la duración del estado semiestable.

Determinación del tiempo de duración del estado semiestable (T_1)

Si se identifica con t_1 el instante en el cual, una vez conectada la fuente de alimentación y el circuito estabilizado en su estado estable, una perturbación externa provoca la conmutación del circuito, un instante antes de la perturbación (t_1^-) el circuito se hallaba en su estado estable y el modelo válido en ese estado se muestra en la figura 4:

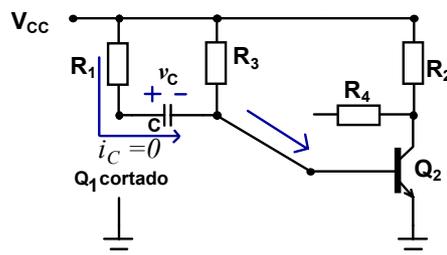


FIG. 4: MODELO DEL CIRCUITO UN INSTANTE ANTES DE LA PERTURBACIÓN (t_1^-)

Para asegurar la conducción de Q_2 en saturación, teniendo en cuenta la dispersión de parámetros, se debe verificar:

$$I_{B2} = I_{R3} = \frac{V_{CC} - V_{BEsat}}{R_3} > \frac{I_{C2} \text{ MAX ZONA ACTIVA}}{\beta_{2\text{mínimo}}} = \frac{V_{CC} - V_{BE}}{\beta_{2\text{mínimo}} R_2} \Rightarrow \frac{I_{C2}}{I_{B2}} < \beta_{\text{min } Q2}$$

La tensión colector emisor de Q_2 saturado es menor que la tensión de arranque de Q_1 ($V_{CEQ2} \approx 0,3V < V_\gamma$), y en consecuencia el transistor Q_1 está cortado. El capacitor se cargó a su valor final

$$v_c(t_0) = V_{CC} - V_{BE_{sat}}$$

Un instante después de la conmutación, t_1^+ , el circuito está en el estado semiestable (Q_1 en conducción, Q_2 cortado). El capacitor (C) se carga con la polaridad opuesta a través de R_3 , según el circuito correspondiente que se muestra en la figura 5.

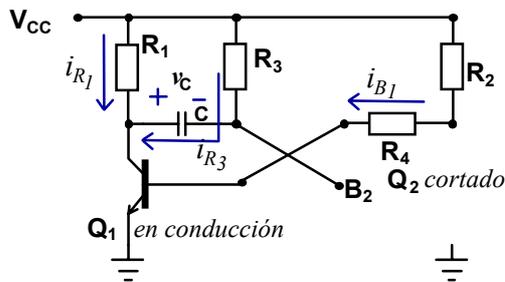


FIGURA 4: CIRCUITO EN t_1^+

El tiempo de duración del estado semiestable ($T = t_2 - t_1$) puede determinarse analizando la carga del capacitor en el circuito de la figura 4:

$$v_C(t) = -V_{CC} + V_{CEsat} + (-V_{BEsat} + 2V_{CC} - V_{CEsat})e^{-t/R_3C}$$

y determinando el tiempo que tarda la tensión en la base del transistor Q_2 en alcanzar la tensión de arranque de la juntura base emisor del mismo:

$$v_{B2}(t_2) = -v_C(t_2) + V_{CEsat} = V_{BE(ON)} \approx V_\gamma$$

o lo que es lo mismo:

$$V_C(t_2) = -V_{CC} + V_{CEsat} + (-V_{BEsat} + 2V_{CC} - V_{CEsat})e^{-T/R_3C} = V_{CEsat} - V_\gamma$$

El tiempo T_1 resulta:

$$T = R_3 C \ln \left(\frac{2V_{CC} - V_{BEsat} - V_{CEsat}}{V_{CC} - V_\gamma} \right)$$

Si V_{CC} es lo suficientemente grande frente a V_{BEsat} y V_{CEsat} la duración del estado semiestable puede calcularse como:

$$T \approx R_3 C \ln 2 \approx 0,7 R_3 C \quad \text{aproximación válida si } V_{CC} \geq 5V$$

El circuito dispone de dos salidas (una en el colector de cada transistor, v_{o1} y v_{o2} , respectivamente). En la salida disponible en el colector de Q_2 , v_{o2} , se dispone de una onda normalmente en estado y que cuando se fuerza la conmutación del circuito permanece en estado alto mientras el circuito se mantiene en el estado semiestable. Esta onda no tiene más retardos asociados que los tiempos de conmutación de los transistores.

La salida disponible en el colector de Q_1 , v_{o1} , permanece normalmente en estado alto y conmuta a un estado bajo en el estado semiestable y tiene presente retardos adicionales, especialmente notorios cuando el Q_1 se pasa al corte debido a la presencia del capacitor en esa rama.

Una forma de minimizar este efecto es adoptar con $R_1 \ll R_3$, y de esta manera se minimiza el tiempo de crecimiento de la tensión de colector del transistor cuando pasa al corte, permitiendo que alcance su valor máximo (V_{CC}) en un tiempo despreciable.

Una variante del circuito

El circuito analizado funciona en la forma descrita siempre y cuando en el estado estable Q_2 funcione fuertemente saturado a fin de permitir el corte de Q_1 .

Un circuito que acelera el tiempo de conmutación al permitir que Q_2 trabaje en zona activa o ligeramente saturado es el que se muestra en la figura 5.

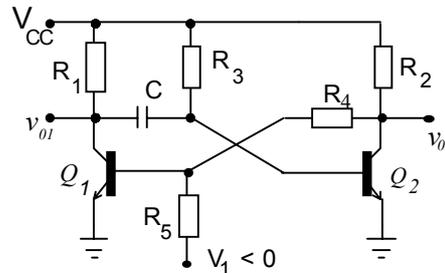


FIG 5.- CIRCUITO MONOESTABLE

Para realizar el análisis del funcionamiento del circuito se parte de la hipótesis de que el tiempo de conmutación de los transistores es mucho menor que el tiempo que tardan los capacitores en cargarse, y de que ya se extinguió el transitorio inicial que se produce al conectar la alimentación. En estas condiciones, el circuito se encuentra en el estado estable en el cual Q_2 conduce y Q_1 está cortado, el capacitor C se cargó a través de R_1 , hasta su valor final, $V_{CFE} = V_{CC} - V_{BE}$, según el sentido indicado en figura 6, adoptado como sentido positivo.

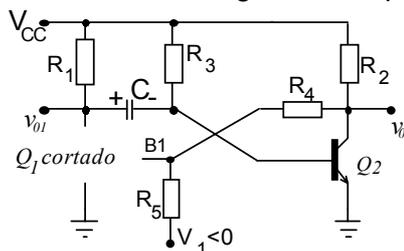


FIG 6.- CIRCUITO EN ESTADO ESTABLE (Q_2 CONDUCE - Q_1 CORTADO)

En este estado Q_2 no necesariamente debe conducir saturado, sino que debe cumplir las condiciones que polarizan inversamente la juntura base emisor de Q_1 forzando su corte.

$$v_{R_5} = \frac{v_{CE2} - V_1}{R_4 + R_5} R_5 \quad v_{BE1} = V_{R_5} + V_1 < 0 \quad \Rightarrow \quad v_{CE2} \frac{R_5}{R_4} < -V_1$$

La corriente de colector mínima que circula por el transistor es la que corresponde al circuito estabilizado con el capacitor totalmente cargado como corresponde a su estado estable. En zona activa esa corriente resulta:

$$i_{C_2} = \beta i_{B_2} = \beta \frac{V_{CC} - V_{BE2}}{R_3}$$

Si consideramos la dispersión del β :

$$i_{C_{2min}} = \beta_{min} \frac{V_{CC} - V_{BE2}}{R_3}$$

La corriente que circula por R_2 es:

$$i_{R_2} = i_{C_2} + \frac{v_{CE_2} - V_1}{R_4 + R_5} \approx i_{C_2} \quad \Leftrightarrow \quad i_{C_{2min}} \gg \frac{v_{CE_2} - V_1}{R_4 + R_5}$$

además:

$$v_{CE_2} \approx V_{CC} - i_{C_2} R_2$$

y en consecuencia resulta una condición para el valor mínimo de la corriente de colector de Q_2 que relaciona los parámetros que caracterizan los elementos del circuito:

$$i_{C_{2min}} = \beta_{min} \frac{V_{CC} - V_{BE_2}}{R_3} \gg \frac{V_{CC} - V_1}{R_2 + R_4 + R_5}$$

El cambio de estado del circuito se produce cuando se fuerza la conducción del transistor cortado (Q_1) o el corte de Q_2 mediante una perturbación externa. En ese instante (t_1) el cambio de estado del transistor forzado por la perturbación provoca el cambio de estado del otro transistor de manera que en un instante después (t_1^+) Q_1 conduce y Q_2 está cortado. Como las variaciones de tensión en el capacitor son mucho más lentas que la conmutación de los transistores, la tensión en éste un instante antes de la conmutación y un instante después de la misma son idénticas. En la figura 7 se muestra el circuito que resulta en el estado semiestable.

$$v_{C(t_1^-)} = v_{C(t_1^+)} = v_{C(t_1)} = V_{CFE} = V_{CC} - V_{BE}$$

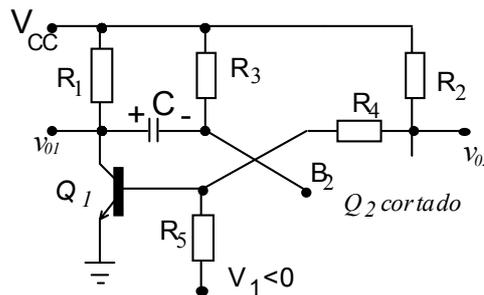


FIG 7.- CIRCUITO EN ESTADO SEMIESTABLE (Q_1 CONDUCE – Q_2 CORTADO)

Como Q_1 entra en conducción el potencial de su colector desciende abruptamente y la juntura base emisor de Q_2 queda polarizada inversamente por efecto de la tensión almacenada en el capacitor y Q_2 se corta.

$$v_{BE_2(t_1^+)} = v_{CE_1(t_1^+)} - v_{C(t_1)}$$

A partir de este instante el capacitor comienza a cargarse en sentido contrario a través de R_3 y del colector de Q_1 provocando el aumento de la tensión de la base de Q_2 . La corriente de colector de Q_1 es suma de la corriente que circula a través de R_1 y de la corriente de carga del capacitor C que circula por R_3 . Teniendo en cuenta que el criterio de diseño más utilizado es $R_3 \gg R_1$, el aporte de la corriente por R_3 para la conducción de Q_1 es despreciable.

$$i_{C_1} = i_{R_1} + i_{C(t)} \approx i_{R_1} \quad i_{B_1} = i_{R_4} - I_{R_5} = \frac{V_{CC} - v_{BE}}{R_2 + R_4} - \frac{V_1 + v_{BE}}{R_5}$$

La condición para que Q_1 conduzca saturado queda determinada por:

$$i_{C_1 \text{ máx zona activa}} < \beta_{min Q_1} i_{B_1}$$

Si se eligen los elementos del circuito de manera que Q_1 conduzca saturado, se debe cumplir la condición:

$$\frac{I_{C1}}{I_{B1}} \approx \frac{\frac{V_{CC} - V_{CEsat1}}{R_1}}{\frac{V_{CC} - V_{BEsat1}}{R_2 + R_4} - \frac{V_1 + V_{BEsat1}}{R_5}} < \beta_{min} Q_1$$

Si esta condición no se verifica el transistor estaría funcionando en zona activa, en estas condiciones el circuito funciona como monoestable pero se tendría que realizar el análisis utilizando el modelo del transistor correspondiente a zona activa.

Cuando la tensión en la base del transistor Q_2 , que va creciendo a medida que se carga el capacitor, alcanza nivel suficiente para provocar el encendido de Q_2 y en consecuencia el corte de Q_1 , el circuito reinicia su estado estable. En la figura 8 se puede observar el modelo que corresponde a este estado que se reinicia en el instante identificado con (t_2) .

En el estado semiestable, mientras Q_1 conduce y Q_2 está cortado, el capacitor se descarga exponencialmente desde el valor final que alcanzó en el estado estable ($V_{CC} - V_{BE2}$) hacia el valor final que le fija el circuito que se muestra en figura 9.

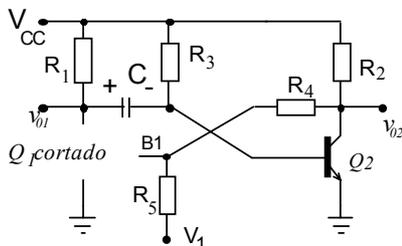


FIG 8.- CIRCUITO EN ESTADO ESTABLE
(Q_2 CONDUCE - Q_1 CORTADO)

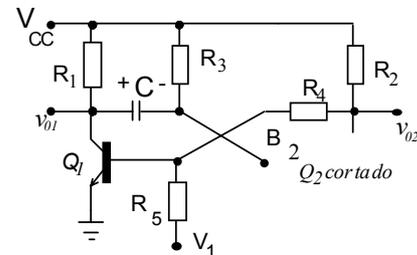


FIG 9.- CIRCUITO EN ESTADO SEMIESTABLE
(Q_1 CONDUCE - Q_2 CORTADO)

El valor final de tensión al cual tiende la carga de C es el valor de tensión al cual llegaría la tensión en bornes del capacitor C si Q_2 permaneciera cortado indefinidamente, o sea cuando la corriente por R_3 se anula:

$$V_{CFSE} = -V_{CC} + V_{CEsat}$$

En consecuencia la ecuación que modela la descarga del capacitor resulta:

$$v_C(t) = -V_{CC} + V_{CEsat1} + (2V_{CC} - V_{BE2} + V_{CEsat1})e^{\frac{-t}{\tau_d}} \quad \text{donde } \tau_d = R_2C$$

El tiempo de conducción del transistor (T) está determinado por el tiempo que tarda el capacitor en alcanzar el valor de tensión que polariza directamente la juntura base emisor de Q_2 ($v_{B2} = V_{\gamma 2}$) y fuerza su conducción.

$$v_{B2}(t_2) = V_{\gamma 2} = V_{CEsat1} - v_C(t_2) = V_{CC} + (2V_{CC} - V_{BE2} + V_{CEsat1})e^{\frac{-T}{\tau_d}}$$

y el tiempo de duración del estado semiestable es:

$$T = t_2 - t_1 = R_2C \ln \left(\frac{2V_{CC} - V_{BE2} - V_{CEsat1}}{V_{CC} - V_{\gamma 2}} \right)$$

o bien:

$$T \approx R_2 C \ln 2 \approx 0,7 R_2 C \quad \text{si } V_{cc} \geq 5V$$

En el instante posterior al reinicio del estado estable (t_2^+) Q_1 está cortado y Q_2 está en conducción, pero la tensión en el capacitor es la misma que produjo la conmutación dado que la tensión en sus bornes no varía instantáneamente.

$$v_{c(t_2^-)} = v_{c(t_2^+)} = v_{c(t_2)} = V_{CEsat1} - V_{\gamma 2}$$

El capacitor se carga con una ley exponencial desde ese valor inicial al valor final del estado estable con la constante de tiempo τ_c determinada por inspección en el circuito de la figura 8.

$$v_{cf_{EE}} = V_{CC} - V_{BEsat} \quad \tau_c = (R_1 + R_3 // r_X)C \approx R_1 C$$

En la figura 10 se muestran las gráficas de las tensiones en los colectores y en las bases de los transistores en función del tiempo obtenidas mediante simulación con ICAP4.

Sobre la señal de disparo.

Para producir un cambio de estado se dispone de dos alternativas, una de ellas es hacer que el transistor que esta cortado entre en conducción, esto se puede lograr elevando los potenciales de base de Q_1 o bien el colector de Q_2 y la segunda alternativa es llevar al corte al transistor que se encuentra conduciendo ya sea bajando el potencial de base de Q_2 o el potencial de colector de Q_1 . En estas condiciones existen 4 alternativas posibles ¿existen ventajas de una sobre la otra?. Un pulso de disparo inyectado por la base de Q_1 requiere menor energía que el disparo por colector de Q_2 , pero es mas sensible a disparo por ruido. La otra alternativa, inyectar un pulso negativo en el colector de Q_1 es la alternativa más utilizada pues evita la presencia de esas señales en la salida tomada en el colector de Q_2 .

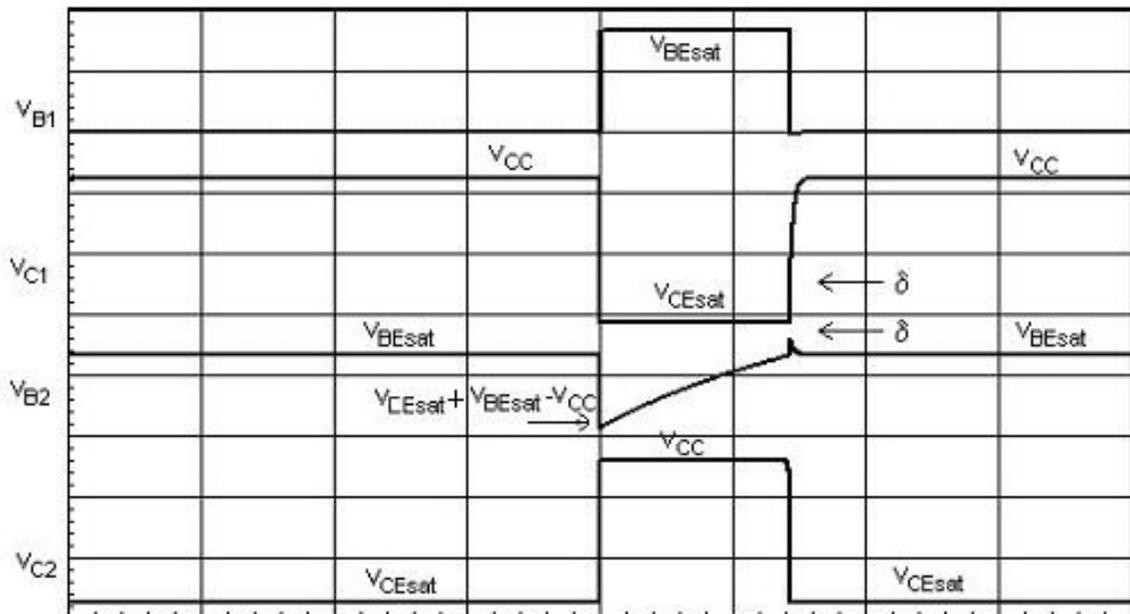


FIGURA 10: GRAFICAS DE LAS TENSIONES EN FUNCIÓN DEL TIEMPO

Cálculo del pico de tensión (δ) que se produce en el instante de la conmutación al estado estable.

Cuando el circuito retorna al estado estable, en la base del transistor que entra en conducción se produce un pico de tensión que se extingue rápidamente que se refleja en el colector del transistor que entra al corte. El salto se debe a la presencia de la resistencia de dispersión de base (r_x) y para calcular su valor es necesario considerar esta resistencia. La variación de tensión δ se produce en la base del transistor Q_2 (colector de Q_1) en el instante (t_2) y se determina haciendo la diferencia entre el valor que tiene la tensión de base un instante después de la conmutación (t_2^+) y un instante antes de la misma (t_2^-).

En la figura 11 se muestra el modelo utilizado para analizar el transistor en zona de saturación. La tensión en la base del transistor 2 un instante un instante antes de la conmutación es:

$$V_{B2}(t_2^-) = V_{BEon}$$

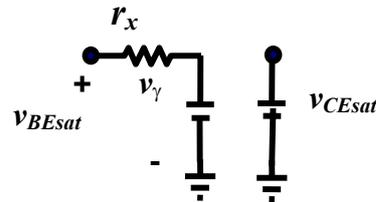


FIGURA 11: MODELO TRANSISTOR SATURADO

Teniendo en cuenta el modelo la tensión en la base del transistor 2 un instante después de la conmutación resulta:

$$V_{B2}(t_2^+) = (I_{R1} + I_{R3})r_x + V_{BEon}$$

$$V_{B2}(t_2^+) \approx \frac{V_{CC} \frac{r_x}{R_B^*} + \frac{r_x}{R_1} (V_{BEon} - V_{BEsat}) - V_{BEon}}{1 + \frac{r_x}{R_B^*}} \quad \text{donde } R_B^* = R_1 // R_3$$

La variación de tensión (δ) que aparece en el momento de la conmutación de corte a saturación resulta:

$$\delta = V_{B2}(t_2^+) - V_{B2}(t_2^-) \quad \delta \approx \frac{(V_{CC} - V_{BEon}) / (R_1 // R_3) - (V_{CEsat} - V_{BEon}) / R_1}{1 + r_x / (R_1 // R_3)} r_x$$