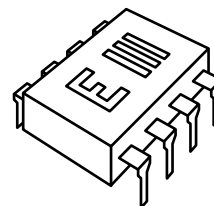




Universidad Nacional de Rosario
Facultad de Ciencias Exactas, Ingeniería y Agrimensura
Escuela de Ingeniería Electrónica
Departamento de Electrónica



ELECTRÓNICA III

Trabajo Práctico

LAZOS DE FIJACIÓN DE FASE Y FILTROS ACTIVOS

José Salcedo Brull

AÑO 2009

B24.00

Datos de publicación
Código interno: B24.00
Publicado en Internet
Rosario, Argentina
Año 2009
<http://www.fceia.unr.edu.ar/enica3/pll-fa-tp.pdf>

TRABAJO PRÁCTICO

LAZOS DE FIJACIÓN DE FASE y FILTROS ACTIVOS

1. Objetivos

Este trabajo práctico tiene como objetivos el estudio, análisis, simulación e implementación de una aplicación práctica del Lazo de Fijación de Fase (PLL).

Para la etapa de simulación se utilizarán modelos simplificados del integrado LM565, basados en MATLAB y SPICE. En función de los requerimientos de diseño planteados, se deberá evaluar además la implementación de un filtro activo para cumplimentarlos.

1.1. Diseño

Se pretende estudiar el comportamiento de un demodulador de Frecuencia Modulada (FM) utilizando un LM 565, para demodular una señal cuya portadora es de 8 kHz, con desviación máxima de la portadora de 750 Hz. La señal moduladora tiene un espectro de 150 Hz.

Diseñar el PLL de forma tal de tener una respuesta máximamente plana, considerando una atenuación máxima de 3dB y distorsión armónica menor que 2% de la señal demodulada.

1.2. Simulación del circuito

Utilizando el modelo simplificado, provisto por la cátedra, del LM565 con el MATLAB y el simulador de circuitos basado en SPICE, se deberá realizar la simulación completa del circuito de modo tal de verificar los parámetros del diseño tanto del PLL como del filtro de salida.

Los parámetros a determinar, además de las especificaciones de diseño, deberán ser como mínimo:

- Rango de enganche
- Rango de captura
- Respuesta en frecuencia del PLL
- Respuesta en frecuencia del filtro de salida

Se deberán proponer los ensayos correspondientes para determinar los parámetros característicos, y en todos los casos comparar con los estos resultados con los planteados en las etapas diseño.

1.3. Elaboración del informe

Es requisito indispensable la realización y presentación del informe previo al ensayo de laboratorio, este se presentará en hoja tamaño A4, con una carátula que

contenga los datos completos de los integrantes del grupo de trabajo. El informe contendrá el desarrollo previo de diseño, cálculos, gráficas obtenidas en la simulación, explicación de las razones de las discrepancias observadas en las distintas etapas del trabajo y las conclusiones finales.

El informe completo, en formato digital, deberá ser entregado el mismo día de realizados los ensayos de laboratorio, el informe impreso deberá entregarse a lo sumo en la semana posterior a la realización del ensayo.

1.4. Implementación

Realizar la implementación completa del circuito, mediante componentes reales, de modo tal de realizar los ensayos de laboratorios y verificar de esta forma las especificaciones del diseño y comparar con los resultados de la simulación.

1.5. Ensayos de laboratorio

El ensayo se realizará utilizando una PC con placa de sonido y el programa MATLAB, para generar señales de modo tal de alimentar la entrada del circuito y posteriormente analizar la señal de salida del circuito implementado. El esquema propuesto se indica en la figura 1.

Las señales generadas desde MATLAB deberán ser propuestas por cada grupo, de modo tal de verificar los parámetros característicos del circuito, se utilizarán además determinadas formas de ondas provistas por la cátedra.

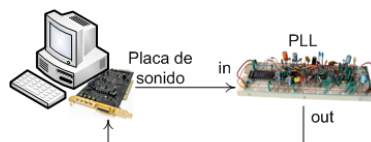


Figura 1: esquema propuesto para el ensayo del circuito.

Se deberán detallar los procedimientos utilizados en los ensayos, incluyendo en todos los casos las condiciones de operación y realización, como también cualquier información considerada relevante.

En todos los casos se deberán presentar las gráficas, tablas y las formas de ondas de entrada, salida y determinados puntos considerados de interés, obtenidas en los distintos ensayos del circuito.

Durante el ensayo se deberá completar el informe con los datos antes mencionados junto con las observaciones y comentarios de los ensayos realizados.

1.6. Evaluación

Se evaluarán los siguientes ítems: criterios adoptados en el diseño, presentación del informe, propuestas de ensayos y pruebas realizadas en las etapas de simulación e implementación para verificación de los distintos parámetros del circuito, propuestas para mejoras del diseño y conclusiones finales.

Referencias

- Miyara, Federico. "Lazos de fijación de fase". Publicación interna de la cátedra. Disponible en Internet: <http://www.fceia.unr.edu.ar/enica3/pll.pdf>.
- Miyara, Federico. "Filtros Activos". Publicación interna de la cátedra. Disponible en Internet: <http://www.fceia.unr.edu.ar/enica3/filtros-t.pdf>.
- National Semiconductor. "LM565/LM565C Phase Locked Loop".
- National Semiconductor. AN-46. "The Phase Locked Loop IC as a Communication System Building Block".