

A-4.28.1 Electrónica III

Capítulo 7: Conversores D/A y A/D

Problemas

- 1) Expresar en los códigos binario natural, BCD, binario desplazado y complemento a 2 los siguientes números, cuando ello tenga sentido: 17, 83, -29, -126, 112. Suponer en todos los casos un total de 8 bits.
- 2) Un D/A de 10 bits con una referencia de 8 V recibe el dato unipolar 1100010110. Indicar el valor de tensión obtenido a la salida.
- 3) En el conversor D/A del problema anterior, suponer que el error de escala es de ± 1 LSB, que el error de offset es $\pm 0,25$ LSB, y que el error de no linealidad es de $\pm 0,5$ LSB. Determinar, para el mismo dato, el intervalo dentro del cual se encontrará la tensión de salida.
- 4) Calcular las especificaciones esperables de un conversor D/A R-2R de 8 bits, si el error de las resistencias (incluida la de realimentación del AO) es de $\pm 0,5$ %.
- 5) Utilizando una red R-2R modelo DAC 1220, diseñar un conversor D/A que reciba código complemento a 2 complementario (es decir, complemento a 2 negado bit a bit). Es requisito minimizar la cantidad de elementos externos (por ejemplo compuertas inversoras).
- 6) Un conversor D/A utiliza un DAC 1220 y un LM 741. Se genera digitalmente una onda cuadrada de amplitud ± 2048 LSB, cada uno de cuyos semiperiodos ocupa 3 muestras. Si la frecuencia de muestreo es 100 kHz, dibujar la forma de onda a la salida, indicando sus valores característicos. Suponer una tensión de referencia de 10 V y que la señal viene codificada en complemento a 2.
- 7) El microcontrolador que genera el código de entrada para un conversor D/A de 10 bits cuyo *slew-rate* es de $0,5$ V/ μ s y cuya tensión de referencia es de 10 V, entrega una muestra cada 100 μ s, actualizando los bits de a uno desde el LSB hasta el MSB, demorando 1 μ s por bit. Obtener la máxima amplitud del *glitch*.
- 8) Un conversor D/A construido a partir de una red R-2R modelo DAC 1220 debe operar en un ambiente cuya temperatura varía entre 0 °C y 100 °C. Determinar si, debido a las derivas térmicas, la no linealidad y el fondo de escala se mantienen dentro de los límites de ± 1 LSB correspondiente a 10 bits.
- 9) Diseñar un amplificador de ganancia controlada digitalmente de 0 a 100 utilizando un LF 351 y un DAC 1020 (10 bits).
- 10) Se diseña un *sample and hold* utilizando el circuito integrado LF 398 con un $C = 0,1$ μ F. Determinar el tiempo de establecimiento, el error de ganancia, el offset, el *droop* y el *feedthrough*, suponiendo que la temperatura varía entre 0 °C y 40 °C.