
TRANSISTORES DE EFECTO DE CAMPO

Autora: *Ing. María Isabel SCHIAVON*

Profesora Asociada

(A-504) Electrónica I

(A-442) Electrónica Lineal I

1997



Facultad de Ciencias Exactas, Ingeniería y Agrimensura
Universidad Nacional de Rosario

TRANSISTORES DE EFECTO DE CAMPO

Ing. María Isabel Schiavon

1. INTRODUCCION

Los transistores de efecto de campo (FET) son dispositivos de tres terminales: **FUENTE** (Source), **DRENAJE** (Drain) y **PUERTA** (Gate) que trabajan controlando la corriente entre drenaje y fuente a través del campo eléctrico establecido mediante la tensión aplicada al terminal de puerta.

El terminal de puerta, que funciona como terminal de control, no maneja virtualmente corriente, salvo alguna corriente de fuga. El dispositivo presenta, en consecuencia, una elevada impedancia de entrada (puede llegar a valores del orden de 10 M Ω) que resulta esencial en variadas aplicaciones como ser: llaves analógicas, amplificadores de muy alta impedancia de entrada, etc. Son muy utilizados, también, como resistencias controladas por tensión y fuentes de corriente.

Algunos tipos de FET presentan facilidades en cuanto a su integración en áreas pequeñas y se utilizan especialmente en altas escalas de integración (LSI o VLSI), con un amplio desarrollo para circuitos digitales (microprocesadores, memorias, etc.) y un permanente avance en su utilización en circuitos integrados de aplicación analógica. Teniendo en cuenta que pueden llegar a manejar más de 10 A de corriente se utilizan en diversas aplicaciones en reemplazo del transistor bipolar, dando un alto rendimiento en circuitos relativamente simples. El FET es un dispositivo cuyo funcionamiento puede ser asimilado al de una fuente de corriente controlada por tensión y presenta las siguientes características:

- es un dispositivo unipolar, tiene un único tipo de portadores.
- presenta alta impedancia de entrada. La corriente de entrada es prácticamente nula (I_G).
- tiene un bajo producto ganancia-ancho de banda.
- es de fácil fabricación e integración.

En principio son dispositivos simétricos, o sea bidireccionales, no hay distinción entre los terminales de drenaje y fuente, salvo por el sentido de circulación de corriente. Se toma como convención que la corriente es positiva cuando circula de drenaje a fuente. En la fig. 1.01 se indica la convención de signos utilizada para las tensiones y la corriente en los transistores de efecto de campo.

Hay dos variedades fundamentales de FET:

- el transistor de efecto de campo de juntura (JFET)
- el transistor de efecto de campo de compuerta aislada (IGFET), o más comúnmente transistor de efecto de campo de metal-óxido-semiconductor (MOSFET).

Ambos están disponible en dos clases (canal N y canal P).

Dentro de los MOSFET se distinguen los de enriquecimiento o normalmente abiertos y los de empobrecimiento o normalmente en conducción.

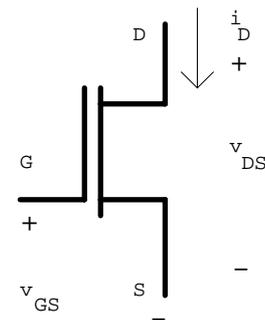


FIG. 1.01: CONVENCION DE SIGNOS

2. TRANSISTOR DE EFECTO DE CAMPO DE JUNTURA.

2.1 GENERALIDADES

Un JFET es básicamente una barra semiconductor (tipo N o P), con contactos óhmicos en sus extremos identificados como drenaje (D) y fuente (S), que forma un canal en el medio de la difusión (P o N) de puerta (G). La tensión aplicada a la puerta controla la conducción entre el drenaje y la fuente al modular el ancho del canal. En principio es un dispositivo simétrico, o sea bidireccional, no hay distinción entre drenaje y fuente salvo por el sentido de circulación de corriente. En general se construye para que la capacidad de puerta - drenaje (C_{GD}) sea menor que la capacidad de puerta - fuente (C_{GS}), esto hace una diferencia entre ambos terminales por la cual el fabricante identifica el drenaje y la fuente.

Entre la puerta y el canal se genera una juntura PN que se mantiene en polarización inversa para el funcionamiento del dispositivo, en consecuencia se producen dos efectos:

- formación de una zona de carga espacial que se extiende más en la parte menos dopada (el canal) y que es función de la tensión inversa aplicada.
- elevada impedancia de puerta (la de un diodo polarizado inversamente) que se traduce en la elevada impedancia de entrada que presenta el dispositivo.

El JFET nunca opera con la puerta polarizada directamente, o sea que no hay circulación de corriente por ese terminal, salvo la corriente de fuga.

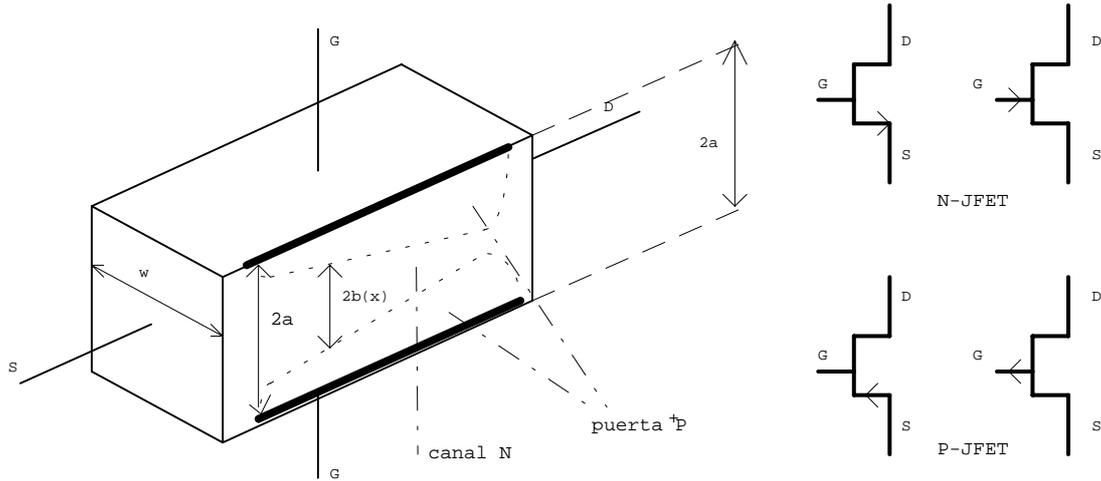


FIG. 2.01: ESTRUCTURA BASICA DE UN JFET CANAL N . SIMBOLOS UTILIZADOS

2.2ANALISIS DEL FUNCIONAMIENTO

Primero se analizará el efecto de las variaciones de la tensión de puerta - fuente manteniendo constante la tensión de drenaje - fuente en un valor pequeño. Luego se mantendrá la tensión puerta - fuente constante haciendo variar la tensión drenaje - fuente. A partir de estos análisis se diferenciarán las distintas zonas de funcionamiento: zona de corte, zona óhmica o resistiva, zona de estrangulación o saturación del canal y zona de ruptura.

a) Tensión de drenaje - fuente constante ($V_{DS}=cte.$). Si se aplica una tensión constante pequeña (fracción de voltio) entre drenaje y fuente, la corriente de drenaje (I_D) resulta función de la tensión aplicada entre puerta y fuente (V_{GS}). Esta corriente puede fluir aun con una polarización nula en la puerta.

A medida que se aumenta la polarización inversa de puerta la corriente entre drenaje y fuente va disminuyendo (el canal se angosta debido al efecto de la carga espacial) hasta que, para un determinado valor de tensión de puerta (V_P , tensión de contracción del canal o de pinch-off) la circulación se interrumpe. El dispositivo se corta pues se ha producido el total vaciamiento de portadores en el canal debido al efecto de recombinación de las cargas libres . En un JFET de canal N (N-JFET), la tensión de contracción es negativa e I_D es positiva. Lo inverso ocurre en un JFET de canal P.

N - JFET : $V_P < 0$	P - JFET : $V_P > 0$
Si $v_{GS} < V_P \Rightarrow I_D = 0$	Si $v_{GS} > V_P \Rightarrow I_D = 0$
Si $V_P < v_{GS} < 0 \Rightarrow I_D = f(v_{GS}, v_{DS}) > 0$	Si $0 < v_{GS} < V_P \Rightarrow I_D = f(v_{GS}, v_{DS}) < 0$

(b) Tensión de puerta - fuente constante (V_{GS} constante). Manteniendo constante la tensión de puerta en un valor tal que asegure que el JFET esté en la zona de conducción para tensión de drenaje - fuente nula la corriente de drenaje será nula.

$$\text{Si } |V_{GS}| < |V_P| \quad \text{y} \quad V_{DS} = 0 \Rightarrow I_D = 0$$

Al ir incrementando la tensión de drenaje (v_{DS}) la corriente comienza a aumentar linealmente produciendo una mayor caída de tensión en el canal que eleva la polarización inversa de puerta y produce el estrechamiento del canal. Este estrechamiento no es uniforme, sino que es más pronunciado en las zonas más lejanas del terminal de fuente. Hay un nivel de tensión v_{DS} que produce la estrangulación o saturación del canal.

A partir de ese valor la corriente i_D se mantiene prácticamente constante frente a los aumentos de v_{DS} .

Es imposible que se produzca el estrangulación total del canal (cierre total del mismo) y en consecuencia que la corriente resulte nula, pues ese mismo efecto producirá una disminución de la polarización inversa revirtiendo el proceso (apertura del canal). Para tensiones v_{DS} muy elevadas se produce un efecto de ruptura en avalancha y la corriente aumenta bruscamente.

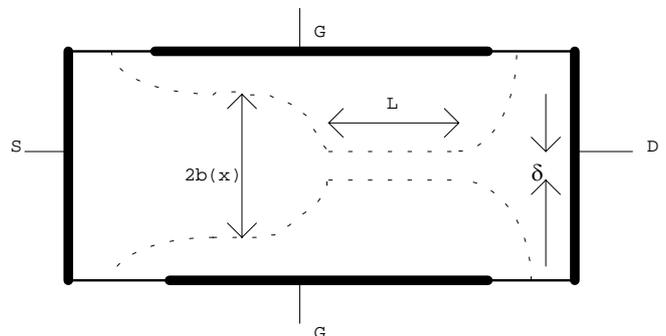


FIG. 2.02: SATURACION DEL CANAL EN UN JFET.

2.3 ZONAS DE FUNCIONAMIENTO

(a) **ZONA DE CORTE:** Se produce para tensiones de puerta que en valor absoluto son mayores que la tensión de contracción. La puerta está polarizada tan inversamente que el ancho del canal se hace nulo debido a la recombinación de cargas libres.

$$\text{N-JFET: } V_p < 0 \text{ Si } v_{GS} < V_p \Rightarrow I_D = 0$$

$$\text{P-JFET: } V_p > 0 \text{ Si } v_{GS} > V_p \Rightarrow I_D = 0$$

Aún en la condición de corte del dispositivo ($V_{GS} < V_p$) existe una corriente de pérdida en el drenaje ($I_{DS(OFF)}$) así como en la puerta (I_{GSS} , definida para condición de drenaje cortocircuitado con la fuente). El fabricante especifica estos valores que para temperatura ambiente varían desde 1 pA en circuitos integrados hasta decenas de nA en elementos discretos.

En esta zona la corriente de drenaje es prácticamente nula mientras la tensión de drenaje - fuente puede tomar valores importantes, este sería el equivalente a una llave abierta.

(b) **ZONA RESISTIVA U ÓHMICA:** Para tensiones de drenaje - fuente pequeñas la corriente aumenta linealmente con ellas y el dispositivo se comporta como una resistencia cuyo valor está determinado por la tensión de puerta. Para un JFET canal N la expresión de la corriente en esta zona resulta:

$$I_D = I_{DSS} \left[2 \left(1 - \frac{V_{GS}}{V_p} \right) \frac{V_{DS}}{-V_p} - \left(\frac{V_{DS}}{V_p} \right)^2 \right]$$

donde V_p es la tensión V_{GS} que produce la contracción del canal e I_{DSS} es la corriente de drenaje para V_{GS} nula y V_{DS} igual a el opuesto de la tensión de contracción.

Estos parámetros, que dependen de las dimensiones del canal (a , $b(x)$ y w en la figura 2.01), de la carga del electrón, de la densidad y la movilidad de los portadores, y de la intensidad del campo eléctrico, son constantes provistas por el fabricante para un dispositivo dado.

$$\text{Si } v_{DS} \ll |v_{GS}| \Rightarrow I_D \approx 2I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right) \frac{V_{DS}}{-V_p}$$

Esta expresión modela las características de corriente de drenaje versus tensión de drenaje - fuente para distintas tensiones de puerta - fuente en la zona del origen.

En la zona óhmica o resistiva el JFET funciona como una resistencia variable controlada por la tensión de puerta. La tensión de drenaje - fuente es pequeña mientras que la corriente de drenaje puede alcanzar valores importantes, esta situación corresponde a la de una llave cerrada.

En esta zona, para tensiones $v_{DS} < v_{GS} - V_T$, se define la resistencia de drenaje $r_{D(ON)}$:

$$r_{D(ON)} = \frac{\delta v_{DS}}{\delta i_D} = \frac{1}{2} \frac{-V_p}{I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)}$$

Aumentos del valor absoluto de la tensión de puerta producen un aumento de la resistencia (disminuye la pendiente en el origen de la característica I_D vs V_{DS}).

Este parámetro, $r_{D(ON)}$ es importante en aplicaciones de conmutación y representa una medida de la desviación respecto a una llave ideal (resistencia de conducción nula). El fabricante especifica la $r_{D(ON)}$ en las hojas de datos, puede variar desde unos pocos ohmios a centenares de ohmios.

Para un JFET canal P las expresiones son las mismas sólo que debe tenerse en cuenta la inversión de signos de las tensiones y corriente. Como la movilidad de los huecos es menor que la de los electrones la $r_{D(ON)}$ es mayor en los FET de canal P que en los de canal N y otro tanto ocurre con la comparación de los tiempos de conmutación.

(c) ZONA DE ESTRANGULACIÓN O SATURACIÓN DEL CANAL O DE CORRIENTE CONSTANTE:

La movilidad de los portadores es función del campo eléctrico, si éste es pequeño la movilidad permanece constante ($E < 10^3$ V/cm para silicio tipo N $\Rightarrow \mu_N$ constante), para campos moderados (de 10^3 V/cm. a 10^4 V/cm) la movilidad es en forma aproximada inversamente proporcional al cuadrado del campo aplicado.

Para campos eléctricos elevados, como ocurre en la zona de estrangulación, la movilidad de los portadores es inversamente proporcional al campo eléctrico aplicado.

En esa zona la velocidad de los portadores, o lo que es lo mismo el número de portadores que pueden ser transportados a través del canal por unidad de tiempo, permanece constante ($v_x = \mu_x E_x$). El ancho del canal disminuye al mínimo ($b_{min} = \delta$) y los aumentos de V_{DS} ya no influyen en la modulación del ancho del canal sino que producen un aumento del largo efectivo del canal (L).

La corriente de drenaje permanece prácticamente constante frente a las variaciones de la tensión de drenaje - fuente, y en consecuencia puede expresarse la corriente I_D como:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 (1 + \lambda v_{DS})$$

donde λ es un factor que representa la modulación del largo del canal y está referido a la tensión de Early, sus valores típicos varían entre 0.005 y 0.05 V

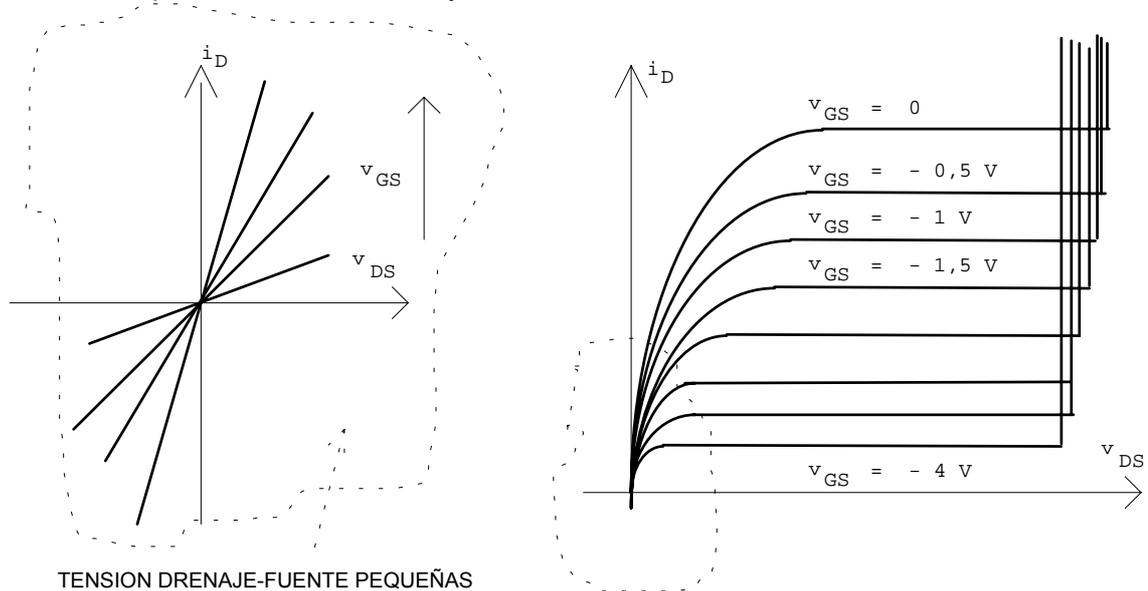


FIG. 2.03: CARACTERÍSTICA TENSION CORRIENTE DE UN JFET CANAL N.

El término $(1 + \lambda v_{DS})$ permite tomar en cuenta la modulación del largo del canal y es generalmente despreciable para aplicaciones normales, resultando:

$$I_D \approx I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Se define la resistencia de salida (r_{DS} , pendiente de la característica i_D versus v_{DS} para v_{GS} constante):

$$r_{DS} = \left. \frac{\delta v_{DS}}{\delta i_D} \right|_{v_{GS}=\text{constante}} = \frac{1 + \lambda v_{DS}}{i_D \lambda}$$

En las hojas de especificaciones, el fabricante facilita el valor de la resistencia de salida evaluada para una determinada corriente de drenaje y tensión de drenaje - fuente.

Se define, además, la transconductancia (g_m , pendiente de la característica i_D versus v_{GS}):

$$g_m = \frac{\delta i_D}{\delta v_{GS}} = \frac{2I_{DSS}}{V_P} \left(1 - \frac{v_{GS}}{V_P} \right)$$

En caso de tratarse de un JFET canal P las expresiones son las mismas teniendo en cuenta la inversión de signos de tensiones y corriente.

En la figura (2.05) se observa la dependencia entre el punto de estrangulación del canal y la tensión de puerta, a medida que aumenta el valor absoluto de la tensión de puerta el estrangulación del canal se produce para una tensión drenaje - fuente menor. Cuando V_{GS} es nula toda la tensión para polarizar inversamente la juntura y alcanzar la saturación del canal debe ser provista por la polarización de drenaje - fuente (v_{DS}). Si la tensión V_{GS} aumenta, la saturación se alcanza para un valor menor de v_{DS} .

La saturación del canal se produce cuando el módulo de la tensión de drenaje - fuente supera el módulo de la diferencia entre la tensión de puerta - fuente y la tensión de contracción.

Si $|v_{GS}| < |V_P|$ y $v_{DS} < |v_{GS} - V_P| \Rightarrow$ zona de resistencia controlada.

Si $|v_{GS}| < |V_P|$ y $v_{DS} > |v_{GS} - V_P| \Rightarrow$ zona de corriente constante.

La división entre la zona resistiva y la zona de saturación del canal puede determinarse por la parábola que surge de estimar la ecuación de la corriente (i_D) para el límite de las relaciones expresada.

$$\text{Si } |v_{DS}| = |v_{GS} - V_P| \Rightarrow i_D = \frac{I_{DSS}}{V_P^2} v_{DS}^2$$

(d) ZONA DE RUPTURA:

La máxima tensión que se puede aplicar entre dos terminales de un JFET es la menor tensión que provoca una ruptura por avalancha en la juntura de puerta. La ruptura ocurre a un menor valor de tensión drenaje - fuente al estar la puerta polarizada con la tensión puerta - fuente de mayor valor absoluto. Esto ocurre debido a que la tensión inversa de puerta y la tensión de drenaje suman su efecto y, en consecuencia, aumenta la tensión efectiva en la juntura. La tensión de drenaje - fuente de ruptura con la puerta cortocircuitada con la fuente (BV_{DSS}) es especificada por el fabricante. Esta tensión varía desde varios voltios (circuitos integrados) a más de 50V en los FET de potencia.

2.4. CARACTERISTICA DE TRANSFERENCIA

La característica tensión - corriente de la figura (2.03) muestra que la corriente de drenaje en la zona de saturación del canal depende de la tensión de puerta - fuente. La característica de transferencia muestra el funcionamiento del dispositivo como fuente de corriente controlada por tensión, este modo de operación es la base para el funcionamiento del FET en circuitos amplificadores.

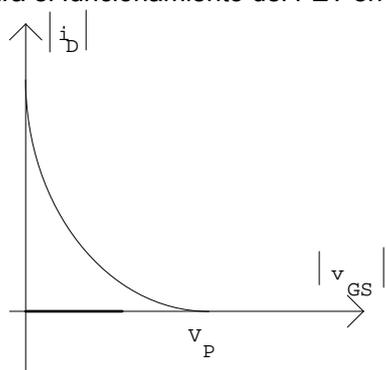


FIGURA 2.04: CARACTERISTICA DE TRANSFERENCIA.

La zona de saturación del canal está determinada por las siguientes relaciones de las tensiones:

$$|v_{GS}| < |V_P| \quad |v_{DS}| > |v_{GS} - V_P|$$

La expresión analítica que relaciona i_D con v_{GS} responde aproximadamente a una ley cuadrática:

$$i_D \approx I_{DSS} \left(1 - \frac{v_{GS}}{V_P} \right)^2$$

resultando la característica de transferencia la mostrada en la figura para ambos tipos de transistores de efecto de campo de juntura.

2.5 EFECTO DE LA TEMPERATURA

A medida que aumenta la temperatura disminuye la movilidad de los portadores, los iones de la red cristalina tienen mayor vibración provocando una menor libertad de movimiento de los portadores en la estructura cristalina. Este efecto produce, para un campo eléctrico dado, una disminución de las velocidades y, en consecuencia, una reducción de la corriente de drenaje (0,7%/oC). Paralelamente se produce una disminución del ancho de la barrera puerta - canal a medida que aumenta la temperatura, este efecto tiende a aumentar la tensión de contracción (V_P), o sea que para la misma tensión de puerta - fuente obtengo una menor corriente ($\Delta V_P \approx -2,2 \text{ mV/oC}$).

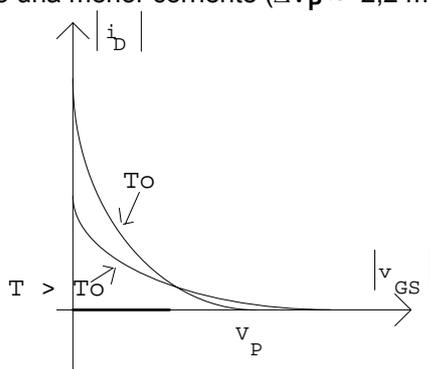


FIG. 2.05: EFECTO DE LA TEMPERATURA EN LA CARACTERISTICA DE TRANSFERENCIA DE UN JFET

En la figura (2.05) se gráfica la variación de la característica de transferencia por efecto de la temperatura, puede observarse que existe un punto de deriva nula. Este punto puede calcularse igualando las variaciones producidas por los dos efectos:

a) debido al efecto de variación ancho de la barrera:

$$|\Delta i_D| = |g_m \Delta V_{GS}| \approx |g_m \Delta V_{GS}| = 0,0022 g_m$$

b) debido a la variación de la movilidad

$$\Delta i_D = 0,07 |I_D|$$

resultando, en consecuencia:

$$|I_D| / g_m = 0,314 V$$

sustituyendo I_D y g_m por sus expresiones en función de la tensión puerta - fuente se llega a una condición para esta tensión:

$$|V_{GS}| - |V_P| = -0,63 V \quad \text{definida a } 25 \text{ }^\circ\text{C}$$

En este valor de tensión de polarización el FET tiene deriva por temperatura nula pero presenta bajos valores de transconductancia (g_m) y, en consecuencia, de ganancia.

2.6 TRANSISTORES DE EFECTO DE CAMPO DE ARSENIURO DE GALIO

Se identifican como MESFET a los JFET contruidos en arseniuro de galio que emplean una puerta de metal semiconductor (diodo Schottky). Los principios de operación y las características de los MESFET son similares a las de los JFET. La movilidad de los electrones en el AsGa es 5 a 10 veces mayor que en el silicio, ello facilita la operación de los MESFET a altas frecuencias. Por el contrario, la movilidad de los huecos es menor, por ello no se utilizan MESFET de canal P. Se aplican principalmente en circuitos de microondas por la buena respuesta en alta frecuencia. A partir de 1984 se comenzaron a producir comercialmente circuitos lógicos de alta velocidad con esta tecnología.

3. TRANSISTORES DE EFECTO DE CAMPO DE PUERTA AISLADA (MOSFET o IGFET)

3.1 ESTRUCTURAS MOS

Una estructura MOS básica está formada por cuatro capas: una de conductor (metal), una de aislante (dióxido de silicio, SiO_2), una de semiconductor (silicio tipo P o N) y una segunda capa de conductor (metal). Ambas capas de metal funcionan como electrodos donde se conecta la alimentación, en este caso una tensión referida a masa. La configuración se comporta como un capacitor cuyo valor está dado en la ecuación.

La zona del sustrato P que queda entre la región R (bajo el electrodo superior) y el electrodo inferior equivale a una resistencia. En definitiva, la estructura equivale a un capacitor de pérdida.

$$C = \epsilon_{OX} A/l$$

donde: ϵ_{OX} , permeabilidad del SiO_2

$$\epsilon_{OX} = \epsilon_0 K_{OX}$$

A: área del electrodo superior

l : espesor de la capa de SiO_2 .

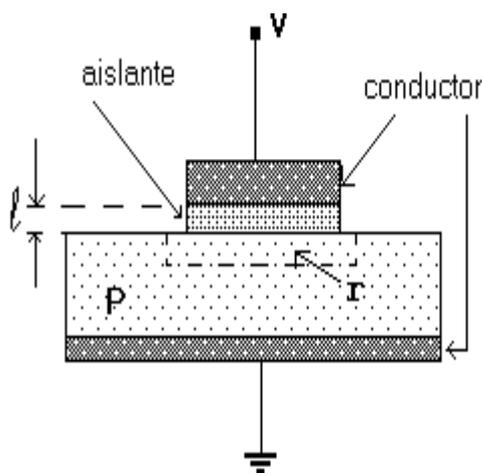


FIG. 3.01: ESTRUCTURA MOS BASICA

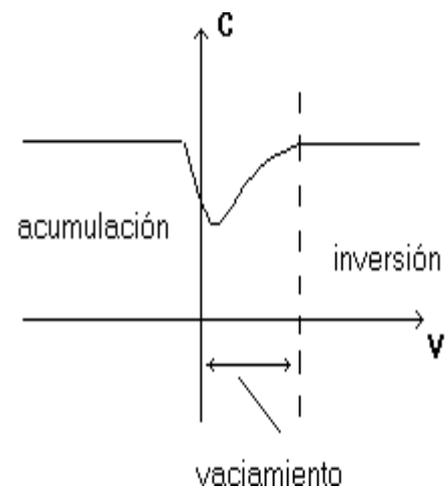


FIG. 3.02: CAPACIDAD DE UNA ESTRUCTURA MOS

Si v es una tensión negativa, el campo eléctrico creado a través del dióxido de silicio atraerá las cargas móviles de la zona P (huecos) hacia la región r bajo el electrodo superior. Se produce un almacenamiento de cargas negativas en ese electrodo y de cargas positivas en la zona r .

Si ahora se considera v una tensión positiva, el campo eléctrico formado repelerá los huecos móviles y la zona r quedará libre de ellos apareciendo una carga espacial negativa en la zona de vaciamiento, comportándose la estructura como un capacitor variable. A medida que la tensión aplicada crece, se ensancha la zona de vaciamiento, incrementándose el valor efectivo de l y disminuyendo el valor de la capacidad.

Si se aumenta aún más la tensión, tal que el campo creado sea lo suficientemente fuerte para atraer los electrones generados por efecto térmico hacia la zona r , se producirá una acumulación de cargas negativas en esa zona. El largo efectivo l vuelve a tener el valor original (espesor SiO_2), la capacidad retoma el valor constante obtenido al aplicar una tensión negativa.

La zona r se transformó en una zona tipo N por efecto del campo eléctrico, o sea se produjo una inversión de la zona adyacente al electrodo superior.

3.2 TRANSISTORES MOS. TIPOS. SIMBOLOS.

Los MOS son transistores de efecto de campo de compuerta aislada realizados con una estructura de Metal-Oxido-Semiconductor. Tienen la puerta eléctricamente aislada del resto del dispositivo por una capa de dióxido de silicio, por ello se los identifica como IG-FETs (FETs de puerta aislada).

En la estructura de la figura (3.03), hay dos zona N+ (fuertemente dopadas) en el material tipo P. Llamaremos a la zona de la izquierda **FUENTE (S)** y a la de la derecha **DRENAJE (D)**, al electrodo sobre el canal **PUERTA (G)** y al cuerpo del semiconductor **SUSTRATO (B)**.

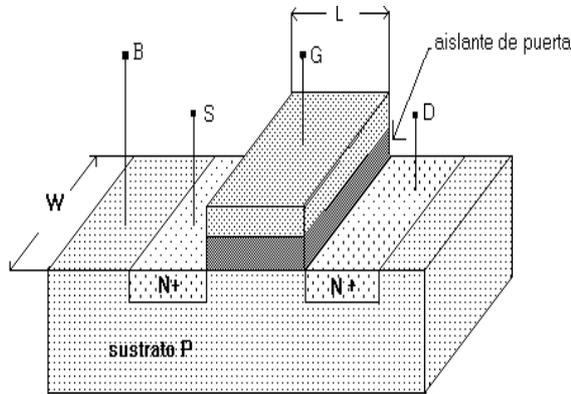


FIG. 3.03: ESTRUCTURA DE UN TRANSISTOR MOS DE CANAL N DE ENRIQUECIMIENTO

La puerta está aislada del resto del dispositivo por la capa de óxido, de manera que no haya prácticamente conducción de corriente por ese terminal ($i_G = 0$), resultando la impedancia vista desde la puerta muy grande (del orden de $10M\Omega$ o más).

El dispositivo no presenta el canal preformado, necesita una tensión de puerta para generar el canal y permitir la circulación de corriente, es un transistor MOS de canal N (N-MOS). En forma análoga puede fabricarse un transistor MOS de canal P sobre un sustrato N (P-MOS). Estos transistores que no tienen el canal preformado funcionan en modo de enriquecimiento y se los identifica como MOSFET de enriquecimiento (normalmente cortados).

Es posible construir transistores MOS que tengan el canal preformado, o sea que permitan la circulación de corriente aún con tensión de puerta-fuente nula. En este caso se está en presencia de MOS de **AGOTAMIENTO O EMPOBRECIMIENTO** (normalmente en conducción).

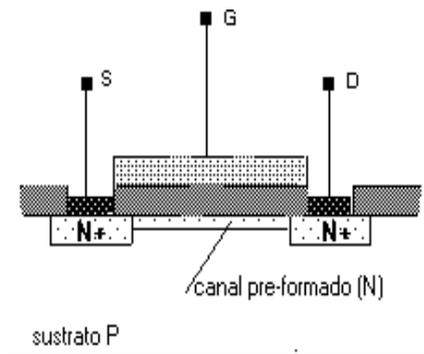


FIG. 3.04: ESTRUCTURA N-MOS DE EMPOBRECIMIENTO

Este efecto se obtiene sí, por ejemplo, se introduce una zona tipo N (canal preformado) conectando drenaje y fuente tipo N con mayor dopaje (N^+) de un dispositivo N-MOS. En consecuencia, no es necesaria la aplicación de un campo eléctrico para producir la inversión de la zona, el canal de conducción ya está formado.

Si la tensión de puerta-fuente es mayor que la tensión de estrangulamiento del canal (V_T) pero menor o igual a cero, el MOSFET de empobrecimiento se comporta como un JFET de igual polaridad, si la tensión de puerta-fuente es mayor que cero su funcionamiento es similar al de un MOSFET de enriquecimiento.

En las figuras 3.05 y 3.06 se incluyen los símbolos más utilizados para identificar a los MOSFET.

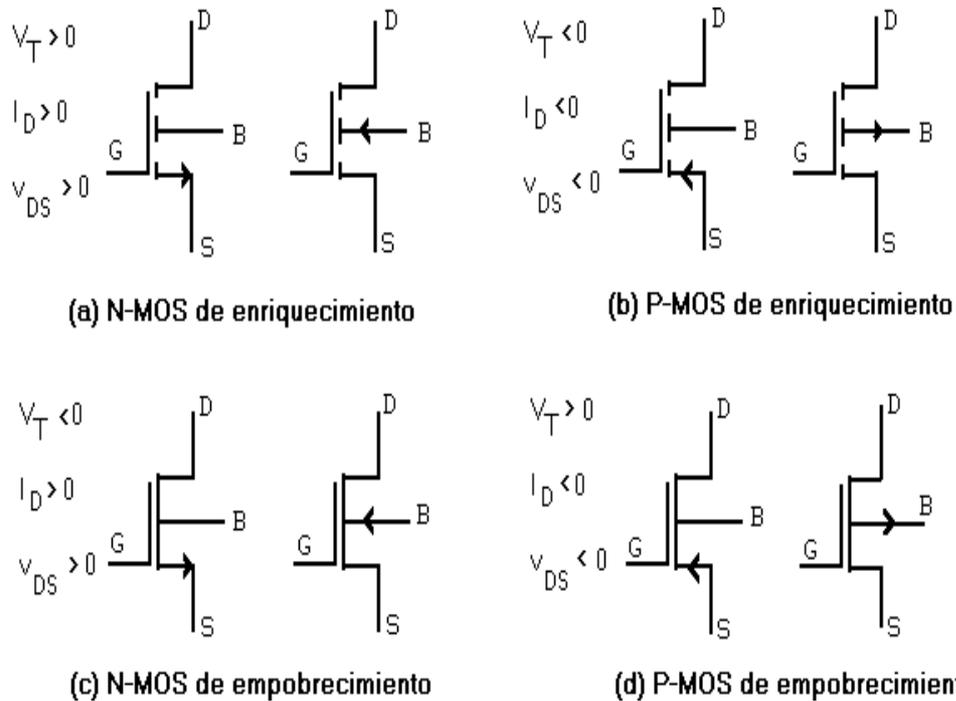


FIG. 3.05: SIMBOLOS PARA LOS TRANSISTORES MOS Y CONVENCIONES DE SIGNOS PARA TENSIONES Y CORRIENT

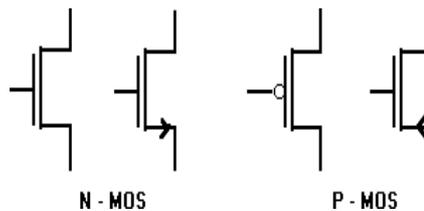


FIG. 3.06: SIMBOLOS INDISTINTOS PARA MOSFET DE ENRIQUECIMIENTO /EMPOBRECIMIENTO

3.3 ANALISIS DEL FUNCIONAMIENTO DE LOS TRANSISTORES MOS.

ANALISIS DE UN TRANSISTOR N - MOS DE ENRIQUECIMIENTO:

Suponiendo en la fig. (3.03) que la fuente y el sustrato están puestos a tierra ($v_{SB}=0$) y que el drenaje tiene aplicada una tensión positiva pequeña (por ej. $v_D = 0.5 V$), la juntura P-N que forman la zona de drenaje N+ y el sustrato tipo P que la rodea resulta inversamente polarizada. Si la tensión de puerta (v_G) es nula la corriente de drenaje-fuente (i_D) también lo será.

$$\text{Si } v_{GS} = 0 \Rightarrow i_D = 0$$

A medida que la tensión de puerta crece comienza a formarse la región de vaciamiento en la zona bajo la puerta, la zona alrededor del drenaje permanece polarizada inversamente permaneciendo la corriente de drenaje-fuente nula. No obstante, si la tensión de puerta alcanza valores suficientes para producir la inversión de la zona bajo la puerta, se forma el canal entre drenaje y fuente. Como existe una diferencia de potencial entre los extremos del canal, los electrones son atraídos por el drenaje y se observa la circulación de una corriente $i_D > 0$.

La tensión v_{GS} necesaria para formar el canal recibe el nombre de tensión de contracción o de "pinchoff" (V_T); en general el fabricante la especifica como el valor necesario para producir una corriente de 1 a 10 μA y varía desde una fracción de voltio a varios voltios.

Una vez que la tensión de puerta alcanzó el valor suficiente para formar el canal ($v_{GS} > V_T$) la corriente de drenaje puede expresarse mediante la ecuación:

$$i_D = \mu_N C_{ox} \left(\frac{W}{L} \right) \left[(v_{GS} - V_T) v_{DS} - \frac{1}{2} v_{DS}^2 \right]$$

donde: L es el largo y W el ancho del canal (fig. 3.02), μ_N es la movilidad de los portadores (electrones) en el canal¹ (nota 3.1) y $C_{ox} = (\epsilon //)$ es la capacidad por unidad de área del dióxido de silicio que separa la puerta del canal.

Para tensiones de drenaje-fuente pequeñas [$v_{DS} \ll (v_{GS} - V_T)$] la expresión de la corriente de drenaje puede aproximarse:

$$i_D \approx \mu_N C_{ox} \left(\frac{W}{L} \right) [(v_{GS} - V_T) v_{DS}]$$

donde $R = [\mu_N C_{ox} (W/L) (v_{GS} - V_T)]^{-1}$ es la resistencia de puerta definida² en nota 3.2.

Si v_{DS} aumenta y no resulta despreciable comparado con la diferencia entre v_{GS} y V_T , la aproximación dada resulta insegura puesto que existe una caída de tensión apreciable en el canal, y en consecuencia debe usarse la expresión mas exacta. Esta zona de funcionamiento del dispositivo se identifica como **ZONA LINEAL, ZONA DE TRÍODO O RESISTIVA**.

Cuando v_{DS} alcanza el valor de la diferencia entre v_{GS} y V_T un nuevo fenómeno ocurre: la diferencia de potencial en el canal aumenta y la densidad de carga (Q_N) decrece en la región cercana al drenaje extendiéndose la zona de carga espacial y se genera un estrechamiento no uniforme del canal, el estrechamiento es más pronunciado en las zonas más alejadas a la fuente y cercanas al drenaje (fig.3.04). Este fenómeno se conoce como **ESTRANGULACIÓN O "PINCH-OFF" DEL CANAL** y el punto donde se produce **PUNTO DE ESTRANGULACIÓN** y se produce cuando la tensión v_{GD} se hace igual a la tensión de contracción, o sea cuando $v_{DS} = v_{GS} - V_T > 0$.

Si v_{DS} aumenta aun más, el punto de estrangulación se corre más hacia la fuente. El canal se extiende ahora desde la fuente hasta el punto de estrangulación que esta en algún lugar bajo la puerta. Se crea una zona de vaciamiento entre el punto de estrangulación y el drenaje, el campo eléctrico creado por la diferencia de potencial entre ambos atrae los electrones del canal que son inyectados hacia el drenaje.

La tensión $v_{DS} = v_{GS} - V_T$ está aplicada en dos regiones conectadas en serie: una definida por el canal entre la fuente y el punto de estrangulación y otra por la zona de vaciamiento desde ese punto hasta el drenaje, ésta última región presenta la mayor resistencia, y en consecuencia, la mayor caída de tensión.

Cualquier aumento de tensión de drenaje resulta, en una buena aproximación, en un incremento de tensión en la zona de vaciamiento afectando muy levemente el valor de la corriente. En consecuencia, si $v_{DS} \geq v_{GS} - V_T \Rightarrow$ la corriente i_D se mantiene prácticamente constante frente a los aumentos de v_{DS} y se puede aproximar:

$$i_D = (1/2) \mu_N C_{ox} (W/L) (v_{GS} - V_T)^2$$

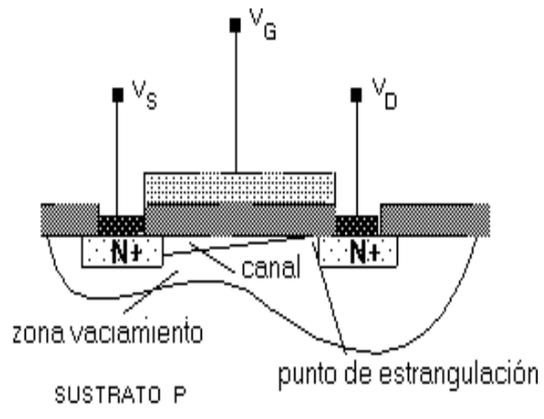


FIG. 3.07: ESTRANGULACION DEL CANAL EN UN MOSFET

Este fenómeno se conoce como **SATURACIÓN O ESTRANGULACIÓN DEL CANAL** y esta zona de funcionamiento del transistor **ZONA DE ESTRANGULACIÓN O SATURACIÓN DEL CANAL O DE CORRIENTE CONSTANTE**.

¹ Nota 3.1: La movilidad de los portadores está dada por la relación que define la velocidad de los mismos como el producto de su movilidad y la intensidad de campo eléctrico ($v_x = \mu_N \epsilon$).

² Nota 3.2: Si la tensión de drenaje-fuente (v_{DS}) es pequeña el canal se comporta como una resistencia y la corriente puede expresarse:

$$i_D = v_{DS}/R \quad \text{siendo} \quad R = (L/W) \mu_N |Q_N|$$

La densidad de carga de los portadores en el canal se halla determinada por la tensión de puerta-fuente (v_{GS}) que puede considerarse como la suma de dos términos: la tensión V_T necesaria para conseguir la inversión (formar el canal) y la tensión necesaria para mantener el canal ($v_{GS} - V_T$); teniendo en cuenta que la fuente esta puesta a tierra y el drenaje a v_D , la tensión promedio en el canal por el aporte de la tensión de drenaje es aproximadamente igual a $1/2 v_{DS}$, resultando la densidad de carga de los portadores en el canal:

$$Q_N = - C_{ox} (v_{GS} - V_T - 1/2 v_{DS})$$

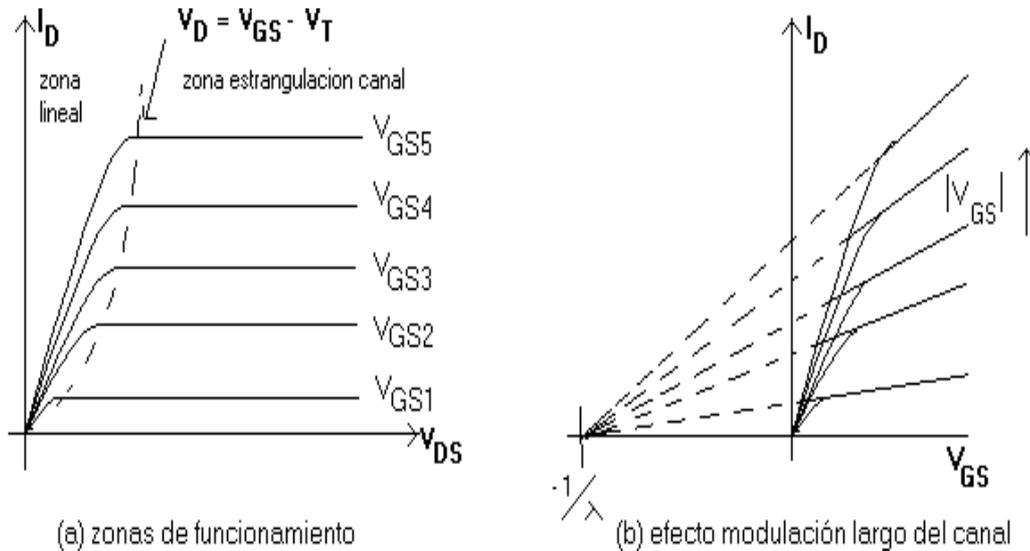


FIG 3.08: CARACTERISTICA DE SALIDA DE UN N-MOS DE ENRIQUECIMIENTO.

La corriente de drenaje, en realidad, no permanece constante con los aumentos de la tensión de drenaje-fuente, sino que sufre un leve incremento. Este efecto se puede atribuir al corrimiento del punto de estrangulación hacia la fuente y, en consecuencia, a la disminución del largo efectivo del canal (L).

Como aproximación se puede incluir en la expresión de la corriente de drenaje dada el efecto de **MODULACIÓN DEL LARGO DEL CANAL** incorporando un factor de corrección (λ)

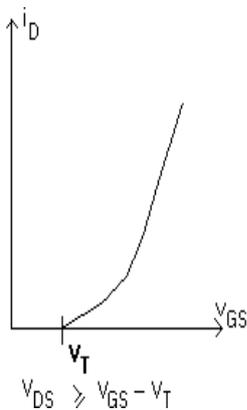


FIG. 3.09: CARACTERISTICA DE TRANSFERENCIA

Es conveniente destacar que la zona de vaciamiento se halla libre de cargas móviles y la unión P-N, entre sustrato y canal se halla inversamente polarizada, en consecuencia, el canal está aislado del resto del sustrato y la corriente que puede derivarse a través de este último no es significativa.

Para valores de tensión drenaje-fuente y puerta-fuente fijos la corriente de drenaje depende de los siguientes factores:

- distancia entre drenaje y fuente (L, largo del canal)
- ancho del canal (W)
- tensión umbral (V_T)
- espesor del aislante de puerta (t : espesor SiO_2)
- constante dieléctrica del SiO_2
- movilidad de los portadores (μ)

El análisis se realizó para la estructura mostrada en la figura (2.03) que corresponde a un MOSFET de canal N (N-MOS). Conclusiones análogas se pueden obtener para una estructura similar formada sobre un sustrato de tipo N con zonas de fuente y drenaje de tipo P^+ (altamente dopado) que conforma un MOSFET canal P (P-MOS).

Se define el factor λ , dependiente del largo efectivo del canal, de la concentración del dopado en el sustrato y de la tensión de polarización del mismo. Sus valores típicos varían entre 0.002 a $0.05 V^{-1}$. Se agrega a la ecuación de la corriente el factor de modulación del largo del canal: $(1 + \lambda v_{DS})$, efecto en general despreciable para la mayoría de las aplicaciones.

Si se agrega a la ecuación el factor $(1 + \lambda v_{DS})$ la expresión de la corriente de drenaje resulta:

$$i_D = 1/2 \mu_N C_{OX} (W/L) (v_{GS} - V_T)^2 (1 + \lambda v_{DS})$$

Definiendo $K_N = 1/2 \mu_N C_{OX} (W/L)$, constante que depende de la tecnología (a través de μ_N , C_{OX}) y de la geometría del dispositivo (a través de W y L), la corriente resulta:

$$i_D = K_N (v_{GS} - V_T)^2 (1 + \lambda v_{DS})$$

Para este tipo de estructura la tensión de "pinch-off" es negativa (V_T) y se hace necesaria una tensión v_{GS} negativa de mayor valor absoluto para formar el canal ($v_{GS} < V_T$). La corriente de drenaje también será negativa conservando la convención de circulación de drenaje a fuente.

Las ecuaciones dadas para N-MOS siguen siendo válidas para el P-MOS si se realizan algunos pequeños cambios:

- la movilidad de los electrones (μ_N) debe ser reemplazada por la de los huecos (μ_P), que es menor que la de los electrones. Una relación típica para una concentración de impurezas de 10^{16} cm^{-3} es:

$$\mu_P/\mu_N = 400 \text{ cm}^2 \text{ V}^{-1} / 1000 \text{ cm}^2 \text{ V}^{-1} = 0,4$$

- la concentración de carga (Q_N) debe ser reemplazada por (Q_P) en todas las expresiones.
- un signo negativo debe ser incluido en las ecuaciones de la corriente de drenaje.
- en el factor de modulación del largo del canal ($1 + \lambda v_{DS}$) considerando v_{DS} debe ser considerado en valor absoluto

ANÁLISIS DE UN TRANSISTOR N - MOS DE AGOTAMIENTO O EMPOBRECIMIENTO:

Al aplicar una tensión negativa entre drenaje-fuente el campo aplicado repele los electrones y crea una zona de vaciamiento en el canal adyacente al aislante de puerta, se reduce, en consecuencia, la conductibilidad y la corriente de drenaje.

Si la magnitud de esa tensión es lo suficiente grande, el canal se vacía totalmente de portadores y la corriente se anula. El valor de tensión de drenaje-puerta al cual se produce este efecto se denomina, también, tensión de contracción o "pinch-off", se identifica con V_T y es negativa ($V_T < 0$). Para tensiones de puerta-fuente negativas (en forma general de igual signo que V_T) el funcionamiento es análogo al del JFET. Si la tensión aplicada entre drenaje y fuente es positiva el dispositivo funciona en forma similar al N-MOS de enriquecimiento analizado anteriormente.

Es posible construir un P-MOS de **EMPOBRECIMIENTO**, la tensión V_T será positiva ($V_T > 0$). Para ello se genera una zona de tipo P (dopado débil) conectando el drenaje y la fuente tipo P^+ establecidos sobre el sustrato de tipo N. El análisis del funcionamiento es similar al realizado para los N-MOS de empobrecimiento teniendo en cuenta las polaridades. Las ecuaciones obtenidas para los P-MOS de enriquecimiento siguen siendo válidas teniendo en cuenta las variaciones de signo correspondientes

$V_T > 0$	$v_{DS} < 0$	$I_D < 0$
Si $0 < v_{GS} < V_T \Rightarrow$ el transistor conduce		Si $v_{GS} \geq V_T \Rightarrow$ el transistor está cortado

3.4 CARACTERÍSTICA DE SALIDA.

Es la gráfica de la corriente de drenaje en función de la tensión drenaje-fuente con tensión puerta-fuente como parámetro. En las figuras 3.08 y 3.10 pueden observarse las características de salida para transistores MOS de canal N y P respectivamente.

Se diferencian tres zonas de funcionamiento: zona de **CORTE**, zona **LINEAL O RESISTIVA** y zona de **ESTRANGULACIÓN, CONTRACCIÓN O SATURACIÓN DEL CANAL**.

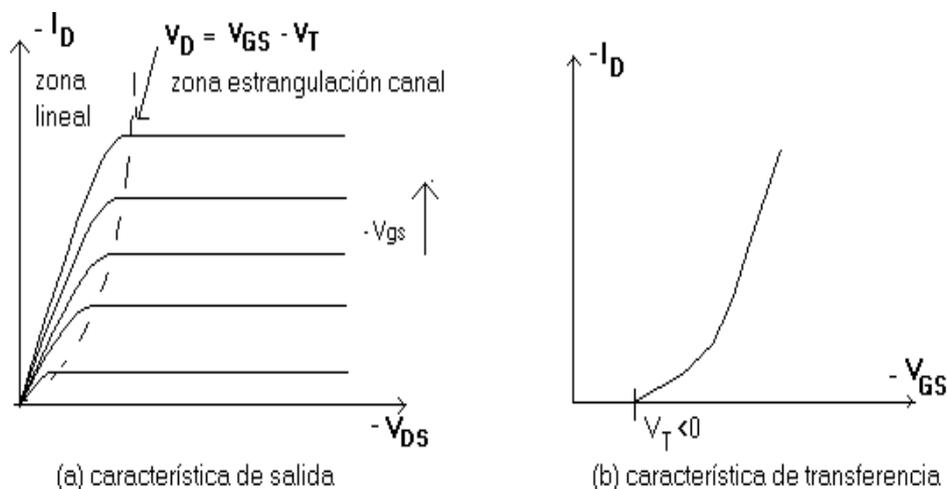


FIG. 3.10: **CARACTERÍSTICAS DE TRANSFERENCIA Y DE SALIDA PARA UN P-MOS DE ENRIQUECIMIENTO**

El análisis se hará para N-MOS de enriquecimiento, en el caso de tratarse de un P-MOS se deberían tener en cuenta las inversiones de signo indicadas anteriormente. Si se analizaran transistores de empobrecimiento las condiciones serían las mismas teniendo en cuenta el signo que corresponde a la tensión de contracción.

1.- **zona de corte:** Si la puerta esta polarizada con una tensión tal respecto a la fuente que no se ha establecido el canal, la corriente de drenaje resulta nula independientemente de la tensión aplicada entre drenaje y fuente. Se produce para tensiones de puerta que en valor absoluto son mayores que la tensión de contracción o "pinch-off".

$$v_{GS} < V_T \Rightarrow i_D = 0$$

$$\text{N-MOS} \Rightarrow V_T > 0 \Rightarrow v_{GS} \leq V_T \Rightarrow i_D = 0$$

$$\text{P-MOS} \Rightarrow V_T < 0 \Rightarrow v_{GS} \geq V_T \Rightarrow i_D = 0$$

Aún en la condición de corte del dispositivo existe una corriente de pérdida en el drenaje y en la puerta. Su orden de magnitud, a temperatura ambiente, es menor que 1 pA. En esta zona la corriente de drenaje es prácticamente nula mientras la tensión de drenaje-fuente puede tomar valores importantes, es equivalente a una **LLAVE ABIERTA**.

2.- **zona resistiva, lineal u óhmica:** Para tensiones de drenaje-fuente pequeñas la corriente aumenta linealmente con ellas y el dispositivo se comporta como una resistencia cuyo valor está determinado por la tensión de puerta. (Fig. 3.11)

En la zona lineal o resistiva el **MOSFET** funciona como una resistencia variable controlada por la tensión de puerta. La tensión de drenaje-fuente es pequeña mientras que la corriente de drenaje puede alcanzar valores importantes, análoga situación a la de una **LLAVE CERRADA**.

La corriente de drenaje depende de la tecnología utilizada y de la tensión de puerta (K_1), de la geometría (K_2) y de la tensión de drenaje-fuente. En particular, para una dada tecnología ajustes de la relación entre el ancho (W) y el largo (L) del canal permiten fabricar dispositivos con capacidades de manejo de corriente y tiempos de conmutación distintos en un mismo circuito integrado.

Aumentos del valor absoluto de la tensión de puerta producen una disminución de la resistencia (ello se traduce en un aumento de la pendiente en el origen de la característica de salida, i_D vs v_{DS}).

Para un N-MOS la expresión de la corriente en esta zona resulta:

$$i_D \approx v_{DS}/R \quad \text{donde} \quad R = \mu_N C_{OX} (W/L) (v_{GS} - V_T)^{-1}$$

$$i_D \approx K_1 [\text{tecnología}, v_{GS}] K_2 [\text{geometría}]$$

$$v_{DS} \approx 2K_N (v_{GS} - V_T) v_{DS}$$

$$K_1 [\text{tecnología}, v_{GS}] = 1/2 \mu_N C_{OX} (v_{GS} - V_T)$$

$$K_2 [\text{geometría}] = W/L$$

Se define un parámetro característico en esta zona, la resistencia lineal de conducción:

$$r_{D(ON)} = \delta v_{DS} / \delta i_D = [2 K_N (v_{GS} - V_T)]^{-1}$$

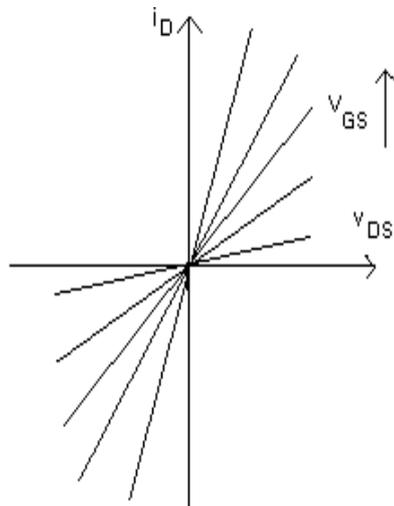


FIG. 3.11: **CARACTERÍSTICA TENSION CORRIENTE PARA v_{DS} PEQUEÑA (<1V).**

El parámetro $r_{D(ON)}$ es importante en aplicaciones de conmutación, es una medida de la desviación respecto a una llave ideal (resistencia de conducción nula). Su valor es un dato del fabricante y puede variar desde unos pocos ohmios a centenares de ohmios.

3.- zona de estrangulación, saturación del canal o corriente constante.

En esta zona la corriente de drenaje (i_D) está dada por:

$$i_D = K_N (v_{GS} - V_T)^2 (1 + \lambda v_{DS}) \approx K_N (v_{GS} - V_T)^2$$

La resistencia de salida (r_{DS} , pendiente característica i_D vs. v_{DS} si v_{GS} constante) está dada por:

$$r_{DS} = \delta v_{DS} / \delta i_D = [\lambda K_N (v_{GS} - V_T)^2]^{-1} \approx [1 + \lambda v_{DS}] / [i_D \lambda]$$

Se define la transconductancia (g_m) pendiente de la característica de transferencia (i_D versus v_{GS}):

$$g_m = \delta i_D / \delta v_{GS} = 2 K_N (v_{GS} - V_T) (1 + \lambda v_{DS}) \approx 2 K_N (v_{GS} - V_T)$$

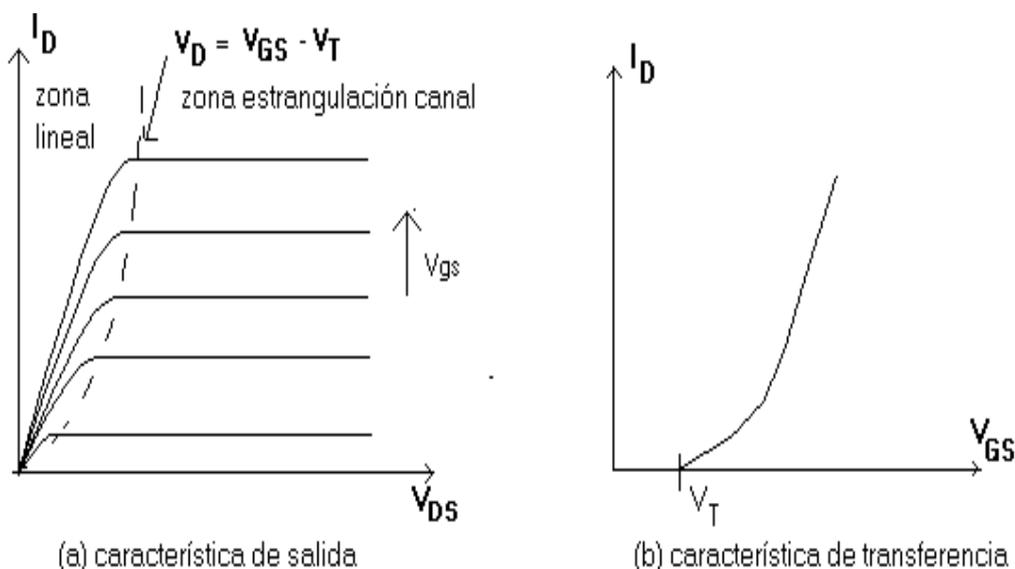


FIG. 3.11: CURVAS CARACTERISTICAS DE UN N-MOS DE ENRIQUECIMIENTO

En esta zona el MOSFET se utiliza en aplicaciones en circuitos lineales (amplificador, filtros, etc).

Para definir un límite entre la zona lineal o resistiva y la zona de corriente constante o de saturación del canal se calcula la corriente i_D en el límite de ambas zonas.

$$\text{Si } |v_{DS}| \leq |v_{GS} - V_T| \Rightarrow \text{zona de resistencia controlada.}$$

$$\text{Si } |v_{DS}| \geq |v_{GS} - V_T| \Rightarrow \text{zona de corriente constante (independiente de } v_{DS}\text{).}$$

El límite entre ambas zonas está determinado por la igualdad entre la tensión de drenaje-fuente y la diferencia de la tensión puerta-fuente y la tensión de estrangulación.

$$\text{Si } |v_{DS}| = |v_{GS} - V_T| \Rightarrow |i_D| = K_N [v_{DS}]^2$$

3.5 EFECTO DE DISRUPCION .

La máxima tensión que se puede aplicar entre dos terminales de una estructura MOSFET es la menor tensión que provoca la perforación del aislante de puerta (dióxido de silicio). La ruptura se produce a un valor menor de tensión drenaje-fuente si la tensión puerta-fuente es de mayor valor absoluto. Esto ocurre debido a que ambas tensiones suman su efecto y, en consecuencia, aumenta la tensión efectiva en la zona de puerta.

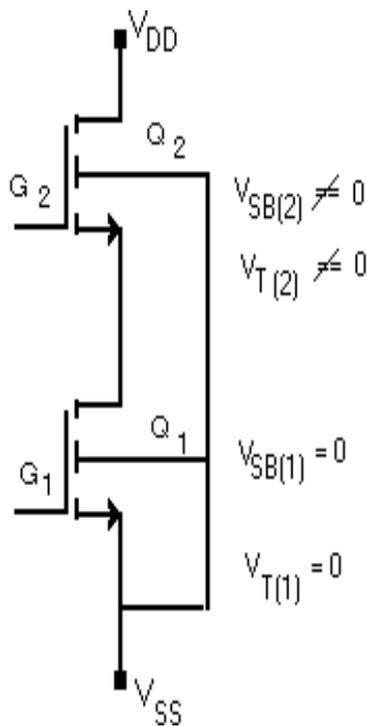
La disrupción se produce, en general, para tensiones de puerta-fuente mayores a 100 V, pero puede ser provocada por una pequeña carga estática acumulada en el capacitor de entrada debido a la alta impedancia de entrada. El daño que se produce en el aislante de puerta es permanente y por ello se incorporan circuitos de protección.

3.6 TENSION DE CONTRACCION. EFECTO DE CUERPO.

La tensión de contracción V_T es la tensión de puerta-fuente necesaria para establecer la zona de vaciamiento, o bien, podría definirse como el valor de tensión aplicada entre puerta y fuente por encima del cual comienza a circular la corriente de drenaje. Es función de los siguientes parámetros: material de la puerta y de aislación de la puerta, espesor del aislante de puerta (t_{OX}), dopaje del canal, impurezas en el límite silicio-aislante, tensión entre sustrato y fuente (v_{SB}).

Este último parámetro introduce una limitación en los transistores MOS que es importante analizar especialmente. Si bien influye en todos los tipos de circuitos su importancia se acentúa en circuitos analógicos y se conoce como efecto de cuerpo (en inglés body effect).

En todos los análisis anteriores se consideró que tanto el sustrato como la fuente estaban conectados al mismo potencial ($v_{SB} = 0$). En circuitos discretos esta condición es fácil de cumplir pues el sustrato está conectado a la fuente (dispositivo de tres terminales).



En circuitos integrados el sustrato es común a todos los dispositivos y se conecta a la tensión más negativa o más positiva del circuitos, según se trate de N-MOS o P-MOS, de tal manera que las uniones sustrato-fuente y sustrato-drenaje estén polarizadas inversamente, de otra manera circularía una corriente desde el sustrato hacia el transistor que podría producir daños irreparables, o en todo caso no permitir su funcionamiento correcto. Esto hace que en algunos circuitos la condición tensión de fuente-sustrato nula ($v_{SB} = 0$) sea imposible de cumplir.

Una tensión fuente-sustrato no nula que cumpla la condición definida (polarizar inversamente la juntura) extiende la zona de vaciamiento mostrada en la figura (3.07), y en consecuencia produce un aumento de la tensión puerta-fuente necesaria para mantener la zona y establecer el canal (V_T).

En un circuito integrado con MOSFET es probable que para lograr el funcionamiento deseado se deban conectar dispositivos en serie tal como se muestra en la figura 3.12, ello se traduce en una tensión fuente - sustrato distinta para cada transistor a medida que nos desplazamos verticalmente a lo largo de los dispositivos en serie. Este fenómeno se identifica como efecto de cuerpo (body effect) y es una de las mayores limitaciones de los circuitos integrados realizados en tecnología MOS.

FIGURA 3.12: EFECTO DE CUERPO EN TRANSISTORES MOS

Para minimizar su influencia el sustrato debe tener un dopado débil (N_{IMP} pequeño).

La ecuación siguiente modela la dependencia de la tensión de contracción de la tensión de fuente-sustrato:

$$|V_T| = |V_{T0}| + \gamma \left[\sqrt{2|\phi_p| + |v_{SB}|} - \sqrt{2|\phi_p|} \right]$$

V_{T0} es la tensión de contracción si v_{SB} es nula,

ϕ_p es una constante que depende del material del sustrato y de la energía de Fermi.

γ es una constante del dispositivo que depende de la tecnología,
$$\gamma = \frac{\sqrt{2\epsilon_{si} q N_{imp}}}{C_{ox}}$$

donde ϵ_{si} es la permeabilidad del silicio, N_{IMP} es la densidad de impurezas del sustrato, y q es la carga del electrón.

3.7 EFECTO DE LA TEMPERATURA.

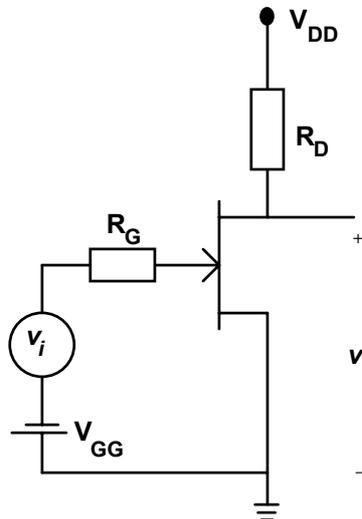
Tanto V_T como K_N y K_P (a través de la movilidad) dependen de la temperatura. V_T disminuye a medida que aumenta la temperatura (2,5 mV/°C), esta disminución produce tiende a aumentar la corriente. K disminuye con la temperatura y tiende a producir una disminución de la corriente. Estos son efectos contrapuestos y su superposición se traduce en una leve tendencia de disminución de la corriente de drenaje con los aumentos de la temperatura.

4. EL FET COMO AMPLIFICADOR

4.1 ANALISIS DEL EFECTO DE AMPLIFICACION.

Los amplificadores a FET hacen uso de la naturaleza de fuente de corriente controlada por tensión del dispositivo, para ello se debe fijar un punto de trabajo en la zona de saturación del canal, zona donde la corriente i_D depende en forma casi exclusiva de v_{GS} .

En la figura 4.01 se representa un circuito amplificador que utiliza un N-JFET en configuración fuente - común (la señal se aplica entre puerta y fuente, la salida se toma entre drenaje y fuente), sobre ese circuito se realizará un análisis gráfico que pondrá en evidencia el efecto de amplificación.



Suponiendo

$$\begin{aligned} V_{GG} &= -1,5V, \\ V_{DD} &= 30V \\ R_D &= 6K\Omega \end{aligned}$$

el punto de trabajo resulta

$$\begin{aligned} I_{DQ} &= 1,8 \text{ mA} \\ V_{DSQ} &= 19V \end{aligned}$$

Si el punto de trabajo está ubicado en la zona de corriente constante, el circuito responde linealmente para variaciones de la señal de entrada que lo mantengan en esa zona de funcionamiento.

FIG. 4.01: ETAPA AMPLIFICADORA FUENTE COMUN CON N-JFET

Si la señal aplicada a la entrada es una señal senoidal pura

$$v_{i(t)} = V_M \text{sen} \omega t \quad \text{resulta:} \quad v_{G(t)} = -V_{GG} + v_{i(t)} = -V_{GG} + V_M \text{sen} \omega t$$

donde debido a la alta impedancia de entrada del dispositivo (recordar que en el peor de los casos es una juntura polarizada inversamente), la corriente que entra al mismo (i_G) es despreciable, y en consecuencia la resistencia R_G no tiene una influencia apreciable.

En estas condiciones, si el valor máximo de la señal senoidal de entrada (V_M) es tal que el dispositivo permanece funcionando en la zona de corriente constante para todo instante de tiempo, zona donde el dispositivo responde en forma lineal, tanto la corriente de salida (i_D) como la tensión ($v_{DS} = v_o$) resultan senoidales superpuestas a los valores de continua (valores de polarización), y es posible expresarlas:

$$i_{D(t)} = I_{DQ} + i_{d(t)} = I_{DQ} + I_{DM} \text{sen} \omega t \quad v_{D(t)} = V_{DSQ} + v_{ds(t)} = V_{DSQ} - V_{DM} \text{sen} \omega t$$

resultando posible expresar la tensión de salida variante en el tiempo ($v_{ds(t)}$) como una función lineal de la señal de entrada:

$$v_{ds(t)} = -V_{DM} \text{sen} \omega t = A_v v_{i(t)}$$

donde A_v es la relación entre la magnitud de la señal de salida y la de entrada que se define como la ganancia de tensión del circuito. Esta ganancia resulta negativa para indicar la inversión de fase que existe entre la señal de entrada y la de salida (si v_{gs} aumenta v_{ds} disminuye). La señal de entrada aparece amplificada a la salida del circuito a expensas de la potencia provista por V_{DD} .

El punto de trabajo elegido resultó en la zona de corriente constante. Si se hubiera elegido próximo a la zona resistiva o cercano a la región de corte, y/o si la señal de entrada tuviera un valor máximo tal que el dispositivo no permaneciera funcionando en la zona de corriente constante, la señal de salida hubiera resultado recortada en alguno de los semiciclos de la señal de entrada, el circuito ya no tendría una respuesta lineal.

Para un punto de trabajo determinado la máxima señal de entrada que puede amplificarse sin distorsión está determinada por la respuesta lineal del dispositivo, o en otras palabras, limitada por los valores de v_{gs} que limitan la permanencia de los puntos de la recta de carga dinámica dentro de la zona de corriente constante donde el dispositivo responde en forma lineal ante variaciones de la tensión de entrada.

Si bien el análisis fue realizado para un J-FET, puede extenderse a MOSFET de empobrecimiento y/o enriquecimiento dado que las características tensión-corriente son similares.

4.2 POLARIZACION DEL TRANSISTOR DE EFECTO DE CAMPO.

4.2.1 CONCEPTO DE POLARIZACION

Polarizar un transistor consiste en establecer un punto de trabajo mediante restricciones circuitales. El FET funciona como amplificador en la zona de saturación del canal o de corriente constante, o sea, para una tensión de drenador - fuente mayor que la diferencia entre la tensión de puerta - fuente y la tensión de contracción del canal; en esa zona la corriente de drenador es prácticamente independiente de los cambios de la tensión drenador - fuente (v_{DS}) pero varía en forma lineal con los cambios de la tensión puerta - fuente (v_{GS}).

El fabricante suministra normalmente las características del FET tales como: tensión de contracción, máxima corriente, resistencia de drenaje, constante de amplificación, máxima disipación, temperatura máxima de la unión, etc. Para que el dispositivo funcione como amplificador se debe adoptar un correcto punto de trabajo dentro de la zona de corriente constante.

4.2.2 ELECCION DEL PUNTO DE TRABAJO

La selección de un punto de trabajo apropiado, fijando I_D , V_{GS} y V_{DS} , para una etapa amplificadora con FET se determina en base a las siguientes consideraciones:

- variación de la tensión de salida.
- distorsión.
- potencia disipada.
- ganancia de tensión.
- deriva de la corriente de drenador

En otras palabras el punto de trabajo debe cumplir las siguientes condiciones:

- estar ubicado de tal forma que el dispositivo trabaje en zona activa (de saturación del canal o de corriente constante) y permitir suficiente variación de la señal sin que el dispositivo salga de esa zona de funcionamiento y entre en zona de corte o lineal o resistiva.
- -ser permanente, predecible y estable ante cualquier posible variación de los parámetros del dispositivo.
- disipar la mínima potencia posible.

4.2.3 CIRCUITOS DE POLARIZACION

Para establecer el punto de trabajo de un dispositivo electrónico se recurre a un circuito de polarización que fije las variables correspondientes. Fijando la corriente de drenaje (I_D), la tensión puerta - fuente (v_{GS}) y la tensión drenaje - fuente (v_{DS}) se establece el punto de operación de un FET. Se debe adoptar un circuito de polarización que permita fijar estas variables de tal manera que el punto de trabajo establecido cumpla con las condiciones indicadas en la sección anterior.

El circuito de polarización inmediato para un FET es el mostrado en la figura 4.02. En este circuito se polariza un N-JFET utilizando dos fuentes de alimentación: V_{GG} para polarizar la malla de entrada (fijar V_{GS}) y V_{DD} para la malla de salida determinando una recta de carga junto con la resistencia R_D . Como la corriente de puerta es despreciable ($I_G \approx 0$) la tensión de puerta - fuente resulta idéntica a V_{GG} .

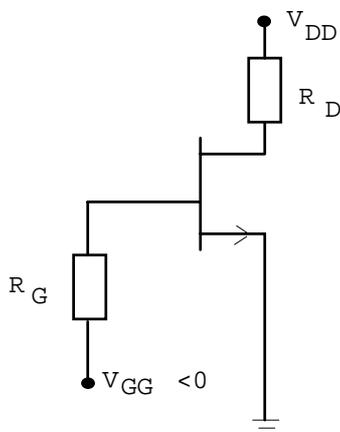


FIGURA 4.02:
POLARIZACION BASICA DE UN N-JFET

Si $V_P < V_{GSQ} = V_{GG} < 0$ y el N-JFET funciona en la zona de corriente constante, la corriente de drenaje dada por la ecuación de transferencia resulta:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

R_G se coloca cuando se lo utiliza como amplificador (conexión fuente común) para no perder la ventaja de alta impedancia de entrada que tiene el dispositivo.

La tensión V_{DS} queda fija mediante la recta de carga establecida por la malla de salida del circuito:

$$V_{DD} - v_{DS} - i_D R_D = 0$$

Este circuito es poco práctico, razón por la cual se recurre a otros circuitos de polarización que permiten utilizar una única fuente de alimentación.

a.- AUTOPOLARIZACION POR FUENTE:

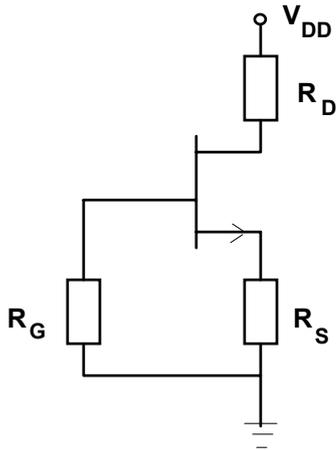


FIGURA. 4.03:

CIRCUITO AUTOPOLARIZACION POR FUENTE

Consiste en fijar la tensión V_{GSQ} a través de un resistencia de fuente (R_S) que determina una recta de polarización, la intersección de esa recta de polarización con la característica de transferencia del JFET determina el punto de polarización. Relacionando la corriente de drenaje dada por la característica del dispositivo y las condiciones impuestas por el circuito de la figura (4.03):

$$\text{característica del transferencia} \rightarrow i_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

$$\text{recta de carga} \rightarrow i_D = \frac{V_{DD} - V_{DS}}{R_D - R_S}$$

$$\text{entrada} \rightarrow i_G \approx 0 \Rightarrow v_{GS} = -i_D R_S$$

Adoptado el punto de trabajo y la tensión V_{DD} es posible determinar las resistencias del circuito en base a las siguientes expresiones:

$$I_{DQ} = I_{DSS} \left(1 - \frac{I_{DQ} R_S}{V_P} \right)^2 \Rightarrow R_S = -\frac{V_P}{I_{DQ}} \left(1 - \sqrt{\frac{I_{DQ}}{I_{DSS}}} \right)$$

$$R_D = \frac{V_{DD} - V_{DSQ}}{I_{DQ}} - R_S$$

Los fabricantes de FET proveen los valores de los parámetros característicos del dispositivo (I_{DSS} y V_P) con un alto grado de dispersión, o sea dan valores típicos, mínimos y máximos a temperatura ambiente. Esta dispersión implica que dado un dispositivo con esas características, el fabricante asegura que los parámetros del mismo están dentro del rango determinado por los datos mínimos y máximos. En algunos casos también se dispone de datos para corrección de esos valores para distintas temperaturas.

En la figura (4.04) puede observarse que dada la dispersión de parámetros el punto de trabajo (Q) quedará fijado dentro de un entorno determinado por Q_1 y Q_2 . O sea que los valores de las tres variables que determinan en punto de trabajo tienen un entorno de seguridad:

$$I_{D(\text{mín})} \leq I_D \leq I_{D(\text{máx})}$$

$$V_{GS(\text{mín})} \leq V_{GS} \leq V_{GS(\text{máx})}$$

$$V_{DS(\text{mín})} \leq V_{DS} \leq V_{DS(\text{máx})}$$

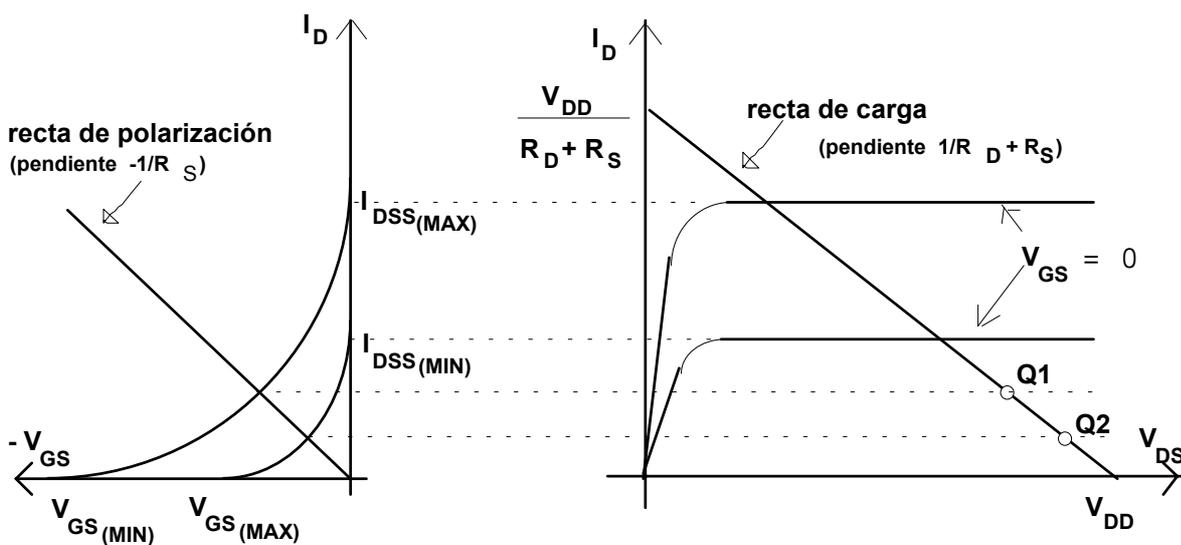
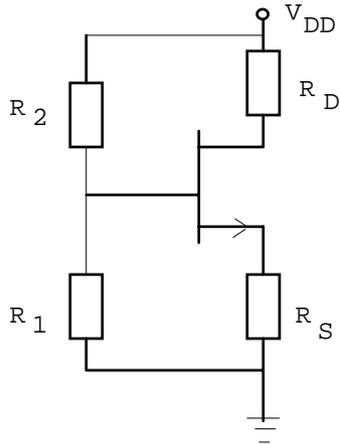


FIGURA 4.04: EFECTO DE LA DISPERSION DE PARAMETROS EN UN JFET

En algunos aplicaciones esta incerteza puede no entrar dentro de los límites de tolerancia, por ello se recurre a otro circuito que polariza la puerta a través de una tensión fija superpuesta a la autopolarización por fuente tal como se muestra en la figura 4.05.

b.- AUTOPOLARIZACION CON DIVISOR DE TENSION:



La tensión fija puede obtenerse por una fuente de tensión o a través de un divisor de tensión resistivo, como muestra la figura 4.05. La recta de polarización determina la polarización de puerta (V_{GS}), resulta:

$$V_{GS} = V_{GG} - i_D R_S = V_{DD} \frac{R_1}{R_1 + R_2} - i_D R_S$$

El circuito permite obtener niveles de corriente análogos al circuito anterior con una mayor resistencia R_S , disminuyendo el efecto de la dispersión al disminuir la pendiente de la recta de polarización, según puede observarse en la figura (4.06).

FIGURA 4.05: AUTOPOLARIZACION CON DIVISOR DE TENSION

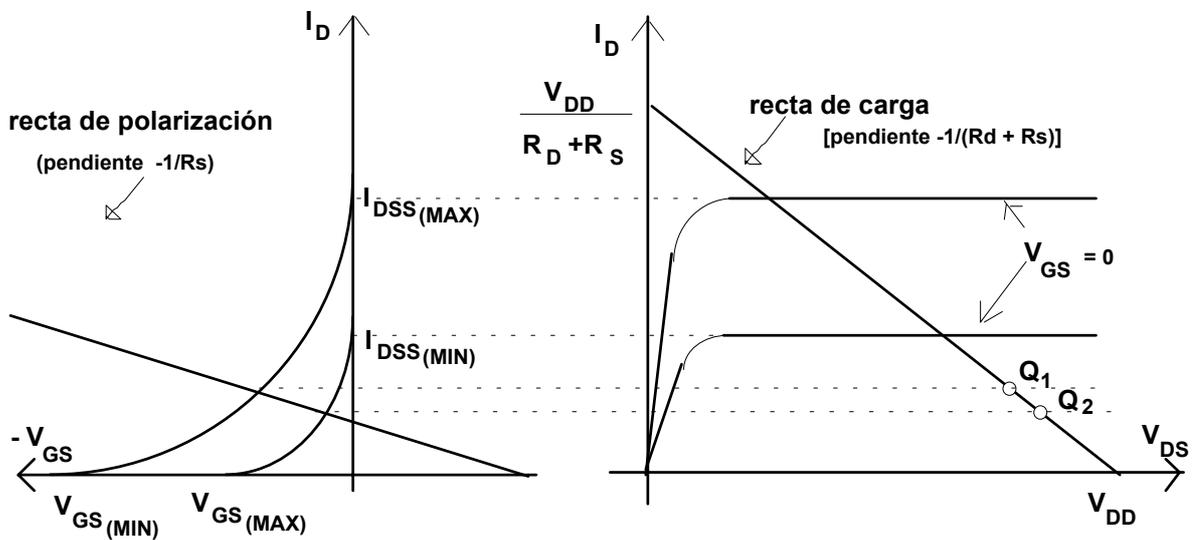
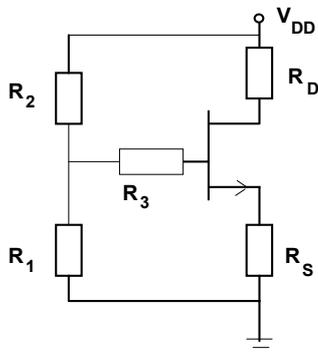


FIGURA 4.06: AUTOPOLARIZACION CON DIVISOR DE TENSION

Las resistencias del divisor de tensión (R_1 y R_2) determinan la impedancia de entrada de la etapa, por ello deben tener valores tales que no se pierda la ventaja de alta impedancia de entrada que presenta el dispositivo.

$$z_{ent} = R_1 / R_2 // z_{entfet} \approx R_1 // R_2$$

Para evitar este inconveniente, pues en el mejor de los casos no es posible lograr resistencias de entrada mayores que 500 K Ω , se suele recurrir a una polarización tipo boostrop con el agregado de una resistencia de valor alto en serie con la puerta (figura 4.07).



recta de polarización :

$$i_D = V_{DD} \frac{R_1}{R_1 + R_2} - V_{GS}$$

recta de carga :

$$i_D = \frac{V_{DD} - v_{DS}}{R_D + R_S}$$

$$Z_{ent} = R_3 + (R_1 // R_2) // Z_{iFET}$$

FIGURA 4.07: POLARIZACIÓN TIPO BOOSTROP

Ambos circuitos son válidos también para polarizar los MOSFET de empobrecimiento o depleción cuando funcionan en ese modo. No es posible, por razones obvias, utilizar el circuito de la figura 4.03 para polarizar MOSFET de enriquecimiento o acumulación, los circuitos de las figuras 4.05 o 4.07 podrían ser utilizados bajo ciertas condiciones, pero no presentan ninguna ventaja frente a los típicos.

Los circuitos se ejemplificaron para JFET canal N, en caso de ser un JFET canal P debe tenerse en cuenta el cambio de polaridad de la fuente de alimentación y las diferencias de signos que corresponden.

c.- POLARIZACIÓN MOSFET DE ACUMULACION O ENRIQUECIMIENTO:

La forma típica de polarizar un MOSFET de acumulación es fijando $V_{GS} = V_{DS}$ como muestra la figura (4.08a). Como la corriente de puerta es prácticamente nula no hay circulación por R_F y, en consecuencia $\Rightarrow V_{GS} = V_{DS}$.

Como $|v_{DS}| > |v_{GS} - V_T|$, esta polarización asegura el funcionamiento del MOSFET en zona de corriente constante, saturación del canal o activa.

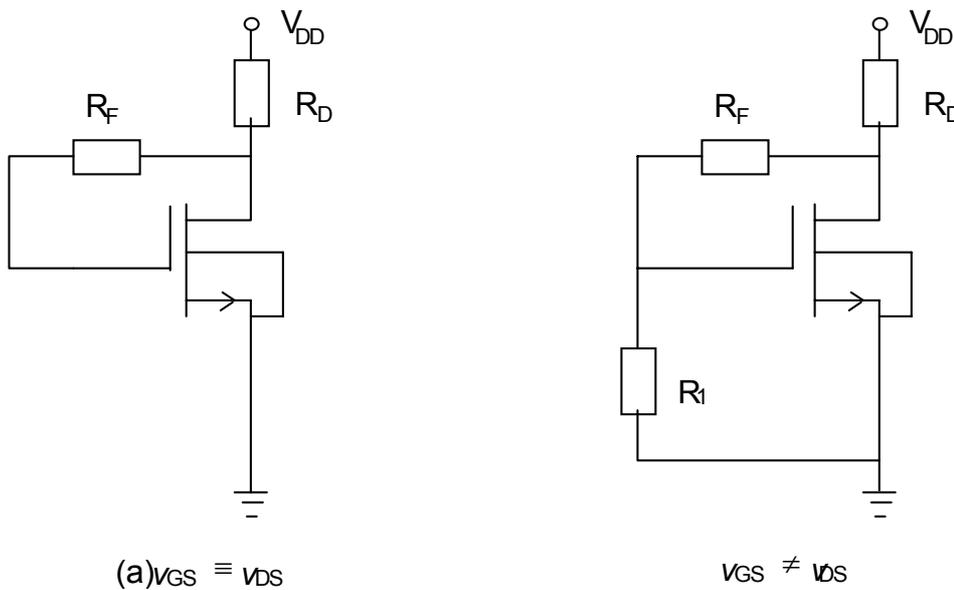


FIGURA 4.08: POLARIZACION N-MOS DE ENRIQUECIMIENTO

En la figura (4.08b) puede verse una variante para esta polarización que permite diferencias entre la tensión V_{GS} y la tensión V_{DS} , y que a veces se hace necesaria por razones de linealidad del dispositivo o de máxima tensión de salida.

$$V_{GS} = V_{DS} \frac{R_1}{R_1 + R_F}$$

Ambos circuitos estabilizan en continua debido a la presencia de R_F , que además determina la impedancia de entrada del amplificador.

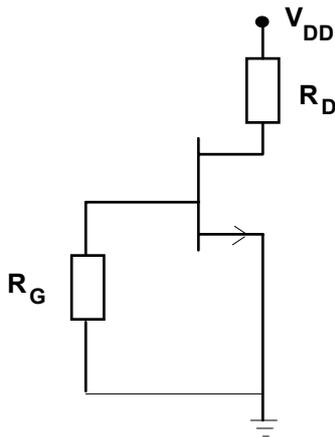
d.- POLARIZACIÓN MOSFET DE EMPOBRECIMIENTO:

Los circuitos de polarización dados anteriormente pueden pensarse útiles también para fijar el punto de trabajo de los MOSFET de empobrecimiento o depleción, si bien no todos aseguran el funcionamiento en la zona de corriente constante. En particular, el circuito de figura (4.08a) lo polariza siempre en la zona resistiva; por ejemplo la tensión V_T de un N-MOS de empobrecimiento es negativa, si el circuito impone la condición:

$$V_{DS} \equiv V_{GS} \Rightarrow V_{DS} \leq V_{GS} - V_T = V_{GS} + |V_T|$$

En el circuito de la figura (4.08b) la zona de trabajo depende de la relación entre las resistencias R_1 y R_F , si bien para valores comunes de esas resistencias permite su ubicación en zona activa.

Dado que este tipo de FET admite polarización con V_{GS} nula y amplificar variaciones de tensión en ambos sentidos, el circuito de la figura (4.10) resulta ser la polarización típica.



$$V_{GS} = 0 \quad \text{recta de carga} \Rightarrow i_D = \frac{V_{DD} - v_{DS}}{R_D}$$

R_G determina la impedancia de entrada del circuito si se utiliza el terminal de puerta como entrada de señal.

FIGURA 4.09: POLARIZACION TIPICA PARA UN MOSFET DE EMPOBRECIMIENTO DE CANAL N.

4.3 MODELOS DE PEQUEÑA SEÑAL

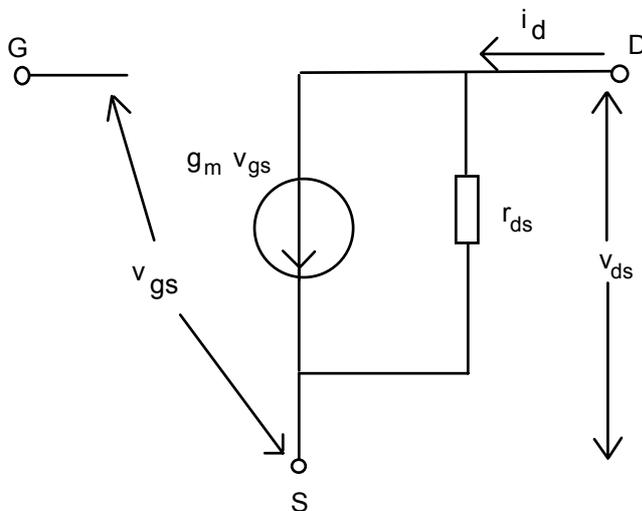


FIGURA 4.10: MODELO EQUIVALENTE DE UN FET PARA PEQUEÑA SEÑAL Y BAJA FRECUENCIA

En la sección (4.1) se analizaron los cambios que se producen al aplicar una señal senoidal a un dispositivo polarizado en la zona de corriente constante o saturación del canal, mostrándose la superposición de una componente de continua con una de alterna (variación que se produce alrededor del punto de trabajo debido a la aplicación de la señal).

El modelo equivalente de pequeña señal del FET se usa para analizar los cambios incrementales de sus tensiones y corriente alrededor del punto de trabajo, o sea muestra la relación existente entre i_d , v_{ds} y v_{gs} .

El modelo para frecuencias bajas se muestra en la figura (4.10).

$$g_m \equiv \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{DS}=V_{DSQ}} = \left. \frac{\partial i_d}{\partial v_{ds}} \right|_{v_{ds}=0}$$

$$g_{ds} \equiv \frac{1}{r_{ds}} \equiv \left. \frac{\partial i_D}{\partial v_{DS}} \right|_{v_{GS}=V_{GSQ}} = \left. \frac{\partial i_d}{\partial v_{ds}} \right|_{v_{gs}=0}$$

La fuente de corriente controlada por tensión ($g_m v_{gs}$) representa la dependencia de la corriente de drenaje de la tensión puerta - fuente cuando el FET funciona en la zona de saturación del canal. El parámetro g_m es la pendiente de la característica de transferencia en el punto de polarización. La resistencia r_{ds} es la pendiente de la característica de salida evaluada en el punto de trabajo.

El circuito abierto entre puerta y fuente es debida a la alta impedancia existente entre esos dos terminales (JFET, diodo polarizado inversamente; MOSFET, compuerta aislada).

$$g_m \equiv \left. \frac{\partial i_d}{\partial v_{ds}} \right|_{v_{ds}=0} \quad \text{resultando para un JFET} \rightarrow g_m = 2\sqrt{I_{DQ} I_{DSS}} / |V_P|$$

$$\text{y para un MOSFET} \rightarrow g_m = 2\sqrt{I_{DQ} K}$$

$$g_{ds} \equiv \frac{1}{r_{ds}} \equiv \left. \frac{\partial i_d}{\partial v_{ds}} \right|_{v_{gs}=0} \quad \text{resultando para ambos FET} \rightarrow r_{ds} = \frac{1 + \lambda |V_{DSQ}|}{\lambda |I_{DQ}|}$$

4.4 EFECTO DE LA FRECUENCIA.

Si se desea que el modelo refleje la influencia de la variación de la frecuencia en el dispositivo se deben incluir en él los efectos capacitivos asociados a la tecnología de fabricación utilizada.

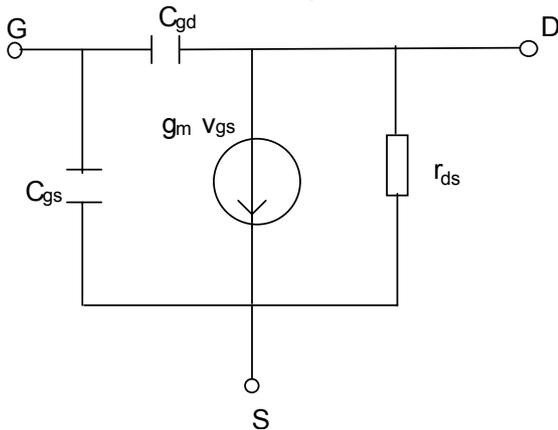


FIGURA 4.11:
MODELO DE ALTA FRECUENCIA PARA UN JFET.

En el caso de un MOSFET se deben tener en cuenta capacidades que están íntimamente ligadas con la tecnología constructiva del dispositivo.

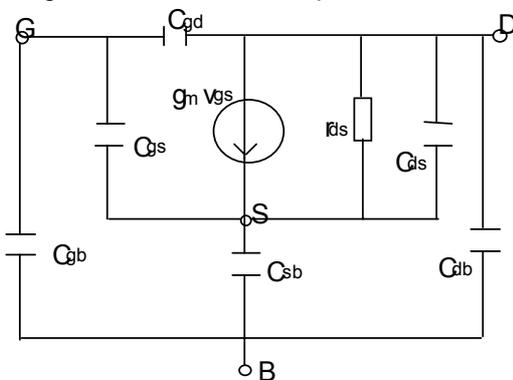


FIGURA 4.12:
MODELO EN FRECUENCIA PARA UN MOSFET.

- C_{gs} : representa la capacidad de puerta - canal debida al efecto MOS y capacidad interelectrónica.
- C_{gd} : capacidad entre terminal de puerta y de drenaje.
- C_{gb} : representa el efecto MOS debido a la presencia del aislante de puerta.
- C_{sb} y C_{db} : capacidades de las junturas fuente - sustrato y drenaje - sustrato.
- C_{ds} : capacidad entre terminales de drenaje y fuente.

Evidentemente si el sustrato se halla al mismo potencial que el terminal de fuente ($v_{sb}=0$) desaparece C_{sb} , y se suman los efectos de C_{gb} y C_{gs} así como los de C_{db} y C_{ds} .

En ambos modelos la presencia de las capacidades se traduce en un efecto análogo al de un circuito pasa bajo, en consecuencia, para frecuencias menores que la frecuencia de corte el circuito resulta independiente de la frecuencia, siendo ese el rango que se especifica como frecuencias medias.

4.5 ANÁLISIS EN SEÑAL DE UNA ETAPA A FET.

Dada una etapa a FET, con un punto de trabajo determinado estable y conocidos los parámetros del modelo en señal, con polarización independiente de la señal, es posible analizar por separado ambos efectos y luego aplicar superposición. Esta superposición está condicionada pues sólo es válida en ese punto de trabajo (los parámetros del modelo en señal dependen del punto de trabajo). En consecuencia se genera un modelo en señal para todo el circuito donde se han pasivado las fuentes de continua.

Los parámetros que caracterizan en señal una etapa amplificadora son la ganancia de tensión (A_v), la impedancia de entrada (z_i) y la impedancia de salida (z_o). Se analizará a continuación el circuito de la figura (4.06) donde se polariza el JFET con un divisor de tensión y autopolarización por fuente para sus distintas configuraciones amplificadores. El mismo circuito podría ser usado con un MOSFET de empobrecimiento. Todos los análisis se realizan en frecuencias medias.

CONEXION FUENTE COMUN:

Es la etapa amplificadora por excelencia, el terminal de fuente es común a la entrada y la salida de señal que ingresa por puerta y sale amplificada por el drenaje (fig.4.13). En la figura 4.14 se muestra el modelo de pequeña señal para frecuencias medias, donde R_G es el paralelo de R_1 y R_2 :

La ganancia de tensión (A_v) resulta:

$$A_v \equiv \frac{v_o}{v_i} = -g_m \frac{r_{ds} // R_D}{1 + \frac{(g_m r_{ds} + 1) R_S}{r_{ds} + R_D}} \approx \frac{-g_m R_D}{1 + g_m R_S}$$

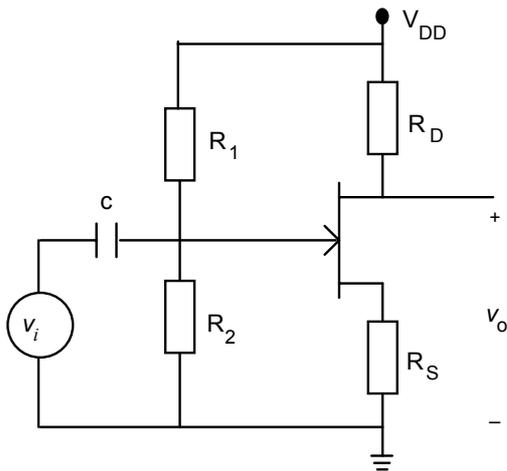


FIGURA 4.13: ETAPA AMPLIFICADORA FUENTE COMUN.

La aproximación es válida si se cumple:

$$r_{ds} \gg R_D \quad \text{y} \quad g_m r_{ds} \gg 1$$

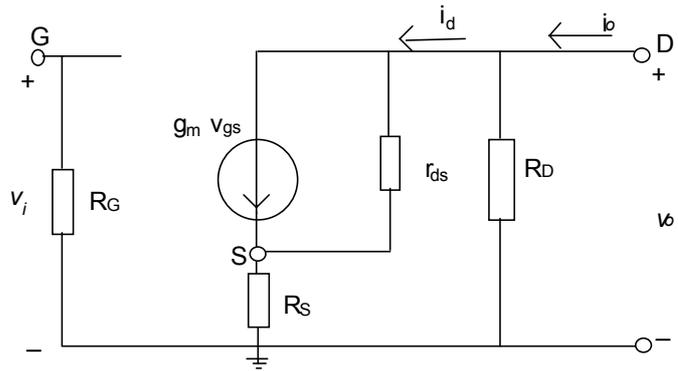


FIGURA 4.14: MODELO EN PEQUEÑA SEÑAL DE LA ETAPA FUENTE COMUN

Si R_s es nula en señal, efecto posible de obtener colocando un capacitor en paralelo con ella a fin de que el conjunto funcione como una carga activa, la ganancia resulta mayor:

$$A_v \equiv \frac{v_o}{v_i} = -g_m (r_{ds} // R_D) \approx -g_m R_D$$

La impedancia de salida (z_o) que ofrece la etapa se calcula para la fuente de señal puesta a tierra:

$$z_o \equiv \left. \frac{v_o}{i_o} \right|_{e_s=0} = [R_D // (r_{ds} + R_s)] \approx R_D$$

La impedancia de entrada está determinada por la resistencia de polarización (R_G).

NOTA: los capacitores de desacople agregados (a la entrada y entre fuente y tierra) producen el efecto de un circuito pasa - alto, en consecuencia van a determinar la frecuencia inferior de corte de la etapa. El ancho de banda de la etapa o banda de frecuencias medias, es el rango de frecuencias comprendido entre las dos frecuencias de corte (la inferior determinada por los capacitores de desacople, y la superior determinada por las capacidades propias del dispositivo).

CONEXION DRENAJE COMUN:

El mismo circuito podría conectarse en conexión drenaje común. En ese caso la resistencia de drenaje (R_D) puede eliminarse pues resulta innecesaria.

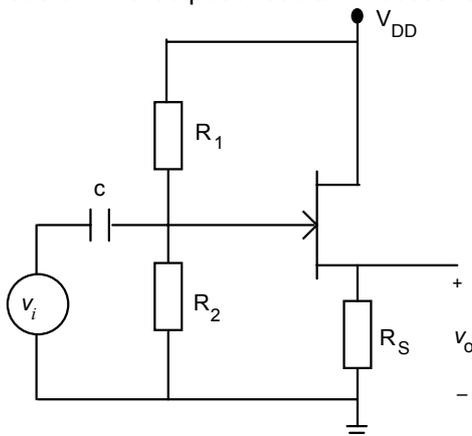


FIGURA 4.15: ETAPA EN CONEXION DRENAJE COMUN.

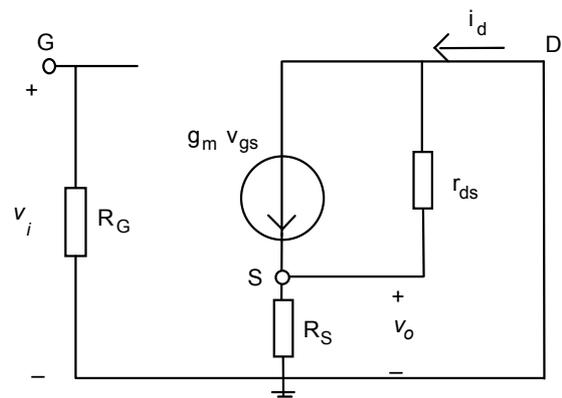


FIGURA 4.16: MODELO EN PEQUEÑA SEÑAL PARA LA ETAPA DRENAJE COMUN

El modelo en señal es el de la figura (4.16), resultando la ganancia de tensión (A_v):

$$A_v \equiv \frac{v_o}{v_i} = \frac{g_m R_S}{1 + \frac{R_S}{r_{ds}} (1 + g_m r_{ds})} \approx \frac{g_m R_S}{1 + g_m R_S} \approx 1$$

La impedancia de entrada está determinada por la resistencia de polarización (R_G), mientras que la impedancia de salida (z_o) que ofrece la etapa se puede determinar pasivando la fuente de señal y resulta:

$$z_o \equiv \left. \frac{v_o}{i_o} \right|_{e_s=0} \approx [R_S // g_m^{-1}]$$

La etapa en drenaje común presenta una ganancia de tensión próxima a la unidad pero menor que ella y una baja impedancia de salida (determinada, en general por g_m), podría utilizarse como adaptador de impedancia.

CONEXION PUERTA COMUN:

La señal se introduce por el terminal de fuente y la salida se toma en el terminal de drenaje (fig. 4.17). En esta disposición las resistencias que fijan la polarización de puerta pueden tomar cualquier valor (el mínimo posible) pues no afectan la impedancia de entrada del circuito. La ganancia de tensión (A_v) resulta aproximadamente igual a la etapa fuente común pero sin inversión de fase:

$$A_v \equiv \frac{v_o}{v_i} = \frac{(g_m r_{ds} + 1) R_D}{r_{ds} + R_D} \approx g_m (R_D // r_{ds})$$

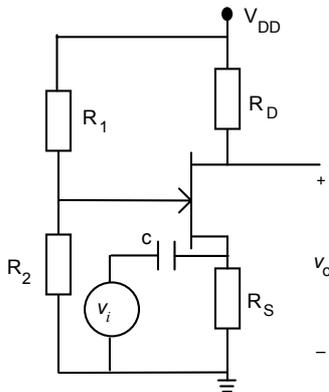


FIGURA 4.17:
ETAPA EN CONEXION PUERTA COMUN.

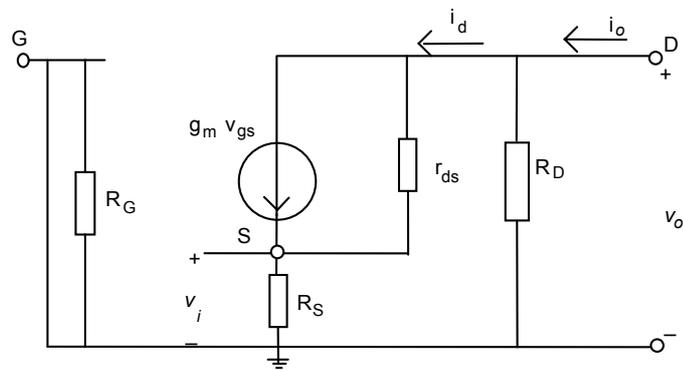


FIGURA 4.18:
MODELO EN PEQUEÑA SEÑAL DE LA ETAPA PUERTA COMUN

Si se realiza su modelo para señales pequeñas y frecuencias medias resulta el circuito de la figura (4.18), donde R_G es el paralelo de R_1 y R_2 .

La impedancia de salida (z_o) que ofrece la etapa se calcula para la fuente de señal puesta a tierra y como en general R_D es la carga del circuito, sería la impedancia vista desde sus bornes en las condiciones indicadas:

$$z_o \equiv \left. \frac{v_o}{i_o} \right|_{e_s=0} \approx r_{ds} + (R_{FUENTE} // R_S) (g_m r_{ds} + 1) \approx r_{ds} [g_m (R_{FUENTE} // R_S) + 1] > r_{ds}$$

donde R_F representa la resistencia interna de la fuente de excitación.

La impedancia de entrada de ese circuito está dada por:

$$z_i = R_S // \frac{R_D + r_{ds}}{g_m r_{ds} + 1} \approx R_S // \frac{R_D}{g_m} \approx R_S$$

Esta configuración se utiliza como carga activa por sus características similares a una fuente de corriente ideal.

4.6 CIRCUITOS CON MOSFET DE ENRIQUECIMIENTO.

Se utiliza el circuito de polarización típico para este tipo de MOSFET para hacer el análisis de la conexión fuente común, la etapa amplificadora por excelencia; para las otras conexiones el análisis es análogo. Las aplicaciones son las indicadas anteriormente.

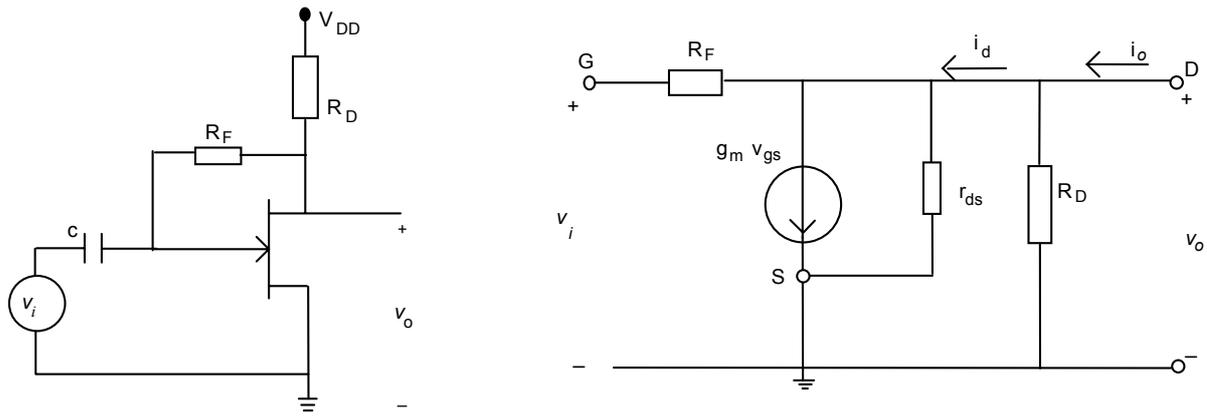


FIGURA 4.19: ETAPA AMPLIFICADORA (FUENTE COMUN) CON MOSFET DE ENRIQUECIMIENTO.

La ganancia de tensión resulta:

$$A_v = \frac{g_m - \frac{1}{R_F}}{1 + \frac{R_D // r_{ds}}{R_F}} (R_D // r_{ds}) \approx -g_m (R_D // r_{ds}) \approx -g_m R_D$$

las aproximaciones son válidas si:

$$g_m \gg (1 / R_F) \qquad (r_{ds} // R_D) \ll R_F \qquad r_{ds} \gg R_D$$

La impedancia de entrada (z_i) y la impedancia de salida (z_o) resultan:

$$Z_i = \frac{R_F}{1 - A_v} \qquad Z_o = \frac{R_F + R_{fuente}}{1 + g_m R_{fuente}} // r_{ds} // R_D$$

5 EL FET COMO ELEMENTO RESISTIVO

5.1 EL FET COMO RESISTENCIA CONTROLADA POR TENSION.

Quando el FET se utiliza en la región anterior a la contracción del canal (tensiones de drenaje - fuente pequeñas) se comporta como una resistencia controlada por tensión, la corriente aumenta linealmente con la tensión de drenaje-fuente y el dispositivo se comporta como una resistencia cuyo valor está determinado por la tensión de puerta. En la figura 5.01 pueden verse las características bidireccionales del FET con bajos niveles de tensión drenaje-fuente.

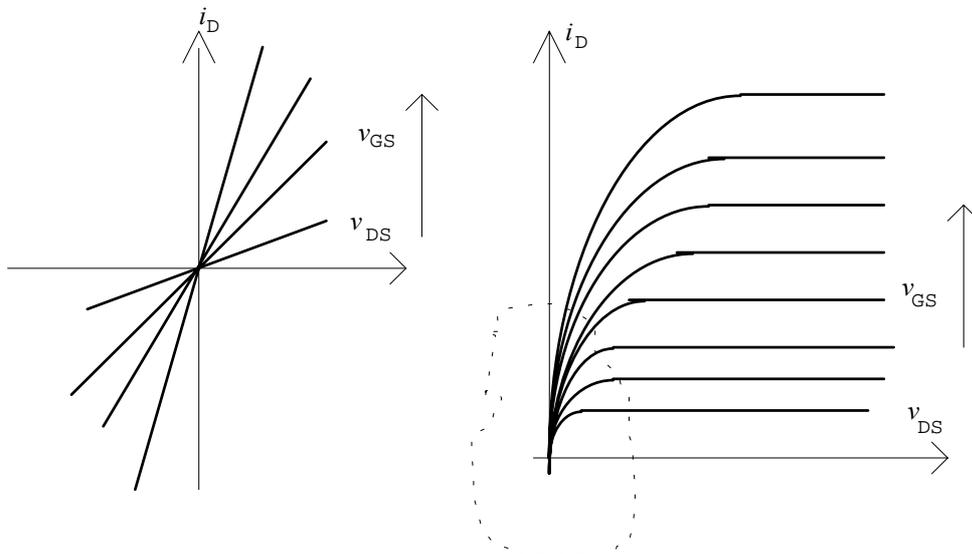


FIG. 5.01: CARACTERÍSTICA TENSION CORRIENTE PARA v_{DS} PEQUEÑAS.

En la sección (2.03) se obtuvo la expresión que modela en la zona del origen las características de corriente de drenaje versus tensión de drenaje-fuente para un JFET:

$$\text{Si } |v_{DS}| \ll |v_{GS}| \Rightarrow |i_D| \approx 2I_{DSS} \left(1 - \left| \frac{v_{GS}}{V_P} \right| \right) \left| \frac{v_{DS}}{V_P} \right|$$

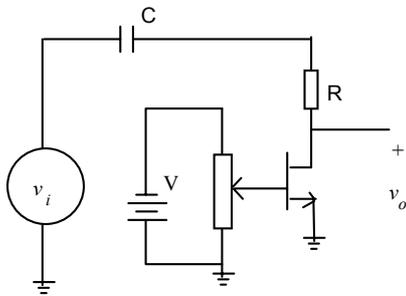
y se definió la resistencia de drenaje $r_{D(ON)}$ como a través de la variación de la tensión drenaje-fuente versus variación corriente de drenaje en el origen para una V_{GS} dada:

$$r_{D(ON)} = \frac{\delta v_{DS}}{\delta i_D} = \frac{1}{2I_{DSS} \left(1 - \left| \frac{v_{GS}}{V_P} \right| \right)} |V_P|$$

En la sección (3.4) se obtuvieron las expresiones que corresponden a un MOSFET.

$$i_D \approx 2K (v_{GS} - V_T) |v_{DS}| \qquad r_{D(ON)} \equiv \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{v_{DS}=0} \approx [2K |v_{GS} - V_T|]^{-1}$$

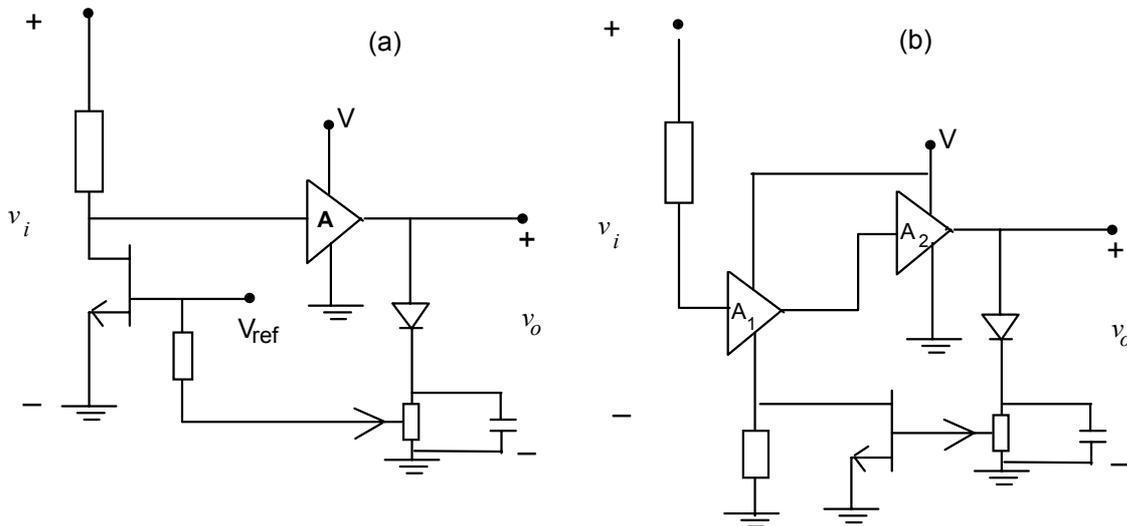
Esta característica se utiliza en aplicaciones como resistencia controlada por tensión, en atenuadores variables, controles automáticos de ganancia, etc. En la figura 5.02 se puede observar el circuito de un atenuador variable simple.



Mientras el JFET se mantenga en la zona resistiva (v_{DS} pequeñas) la resistencia entre drenaje y fuente, $r_{D(ON)}$, disminuye a medida que aumenta la tensión de puerta - fuente (v_{GS}).

Utilizando el atenuador variable se puede construir un circuito con control automático de ganancia, o sea un amplificador que ante variaciones del nivel de la señal de entrada tiende a mantener constante su salida.

FIG. 5.02: ATENUADOR VARIABLE



si v_i aumenta A_{total} disminuye $\Rightarrow v_o$ se mantiene constante

FIG. 5.03: AMPLIFICADORES CON CONTROL AUTOMATICO DE GANANCIA

5.3EL MOSFET COMO CARGA ACTIVA.

5.3.1 MOSFET de enriquecimiento como carga activa.

Si se conecta el drenaje y la puerta de un MOSFET de enriquecimiento (figura 5.04) el funcionamiento queda fijado en la zona de estrangulación del canal pero el dispositivo se comporta como una resistencia no lineal que puede ser utilizada como carga para polarizar otro MOSFET de enriquecimiento.

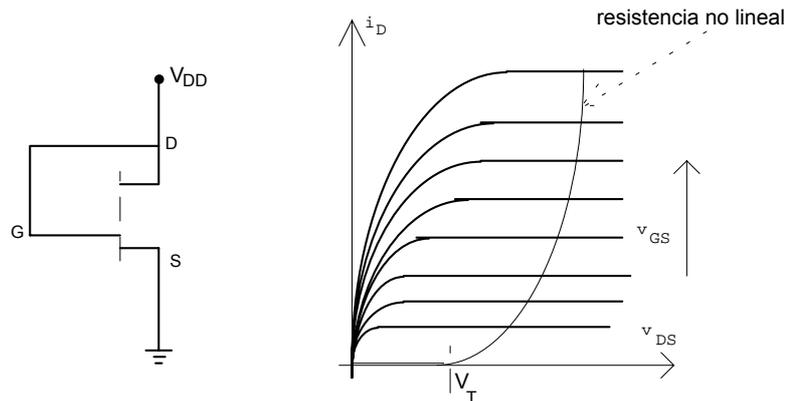


FIG. 5.04: CARACTERÍSTICA DE UN N-MOS DE ENRIQUECIMIENTO CONECTADO COMO CARGA ACTIVA

$$|v_{DS}| \equiv |v_{GS}| > |v_{GS} - V_T| \Rightarrow i_D = K_N (v_{GS} - V_T)^2 = K_N (v_{DS} - V_T)^2$$

En la figura (5.05) se puede ver un circuito donde Q₂ es la carga de Q₁ que funciona como amplificador, además se da la característica de salida de Q₁ con su línea de carga.

El transistor Q₂ funciona siempre en zona de corriente constante. Si se analiza el efecto que se produce al aumentar v_i de 0 V a V_{DD}, el transistor Q₁ permanece cortado hasta que la señal de entrada alcanza el valor de V_{T1}, allí comienza a conducir con una tensión de drenaje-fuente (v_o) alta (≈V_{DD}), o sea en la zona de estrangulación del canal.

En estas condiciones las corrientes en los dos MOSFETs son las mismas y resultan igual a:

$$i_{D2} = K_{N2} (v_{GS2} - V_{T2})^2 = K_{N2} (v_{DS2} - V_{T2})^2 = K_{N2} (V_{DD} - v_{DS1} - V_{T2})^2$$

$$i_{D1} = K_{N1} (v_{GS1} - V_{T1})^2 = K_{N1} (v_i - V_{T1})^2$$

$$i_{D2} \equiv i_{D1} \Rightarrow K_{N2} (V_{DD} - v_o - V_{T2})^2 = K_{N1} (v_i - V_{T1})^2 \quad v_o = V_{DD} - V_{T2} + V_{T1} \sqrt{\frac{K_{N1}}{K_{N2}}} - v_i \sqrt{\frac{K_{N1}}{K_{N2}}}$$

La tensión de salida (v_o) disminuye linealmente con los aumentos de la tensión de entrada (v_i). (fig.5.06)

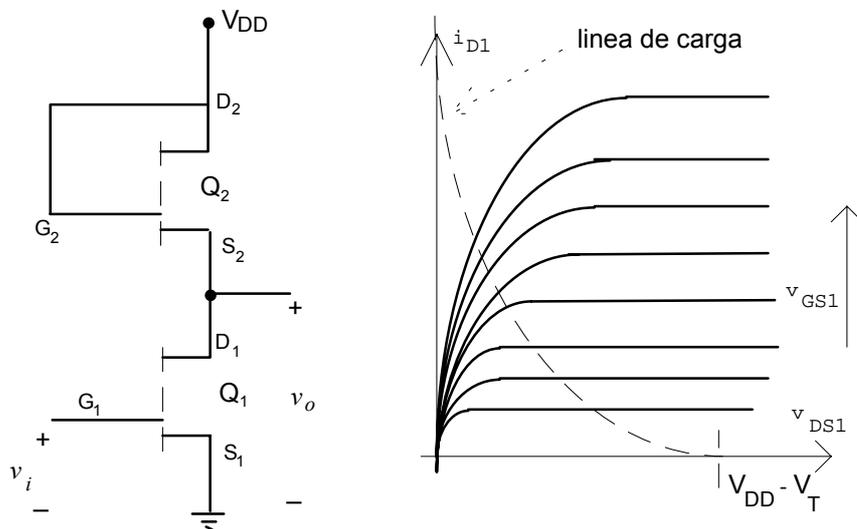


FIG. 5.05: AMPLIFICADOR CON N-MOS DE ENRIQUECIMIENTO COMO CARGA ACTIVA.

Si se considera V_{T1} = V_{T2} = V_T, la transferencia en esta zona resulta:

$$v_o = V_{DD} - V_T \left(1 - \sqrt{\frac{K_{N1}}{K_{N2}}} \right) - v_i \sqrt{\frac{K_{N1}}{K_{N2}}}$$

Cuando la salida decreciente alcanza el valor límite entre la zona de estrangulación del canal y la zona resistiva ($v_{DS1} = v_{GS1} - V_T = v_i - V_T$), el transistor Q1 cambia de zona de funcionamiento y pasa a responder como una resistencia controlada por la tensión de entrada. Su corriente varía linealmente con la tensión de entrada

$$i_{D1} = K_{N1}(v_i - V_T)v_{DS1}$$

Las corrientes de ambos transistores siguen siendo iguales pero la relación entre la salida y la entrada deja de ser lineal.

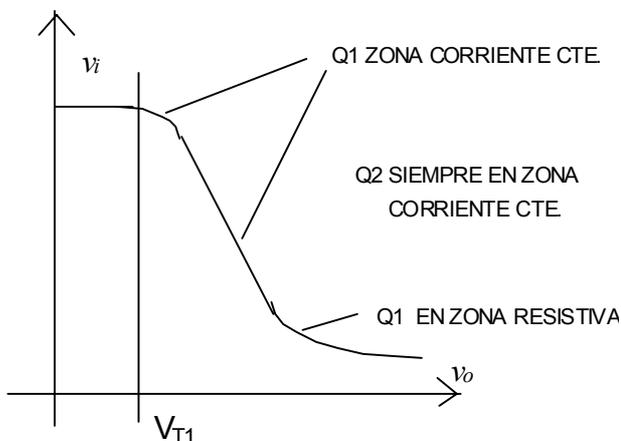


FIG. 5.06: CARACTERISTICA DE TRANSFERENCIA CIRCUITO FIGURA 5.05

A continuación se hará el análisis de un circuito amplificador con N-MOS que utiliza otro N-MOS como carga (fig. 5.07). El punto de trabajo queda fijado para ambos transistores en la zona de corriente constante, pues se cumple que sus respectivas tensiones de puerta-fuente son idénticas a sus tensiones de drenaje-fuente. La tensión de drenaje-fuente de Q₁ queda determinada por:

$$V_o = V_{DS1Q} = V_{GS1Q} = \frac{V_{DD} - V_T \left(1 - \sqrt{\frac{K_{N1}}{K_{N2}}} \right)}{1 + \sqrt{\frac{K_{N1}}{K_{N2}}}}$$

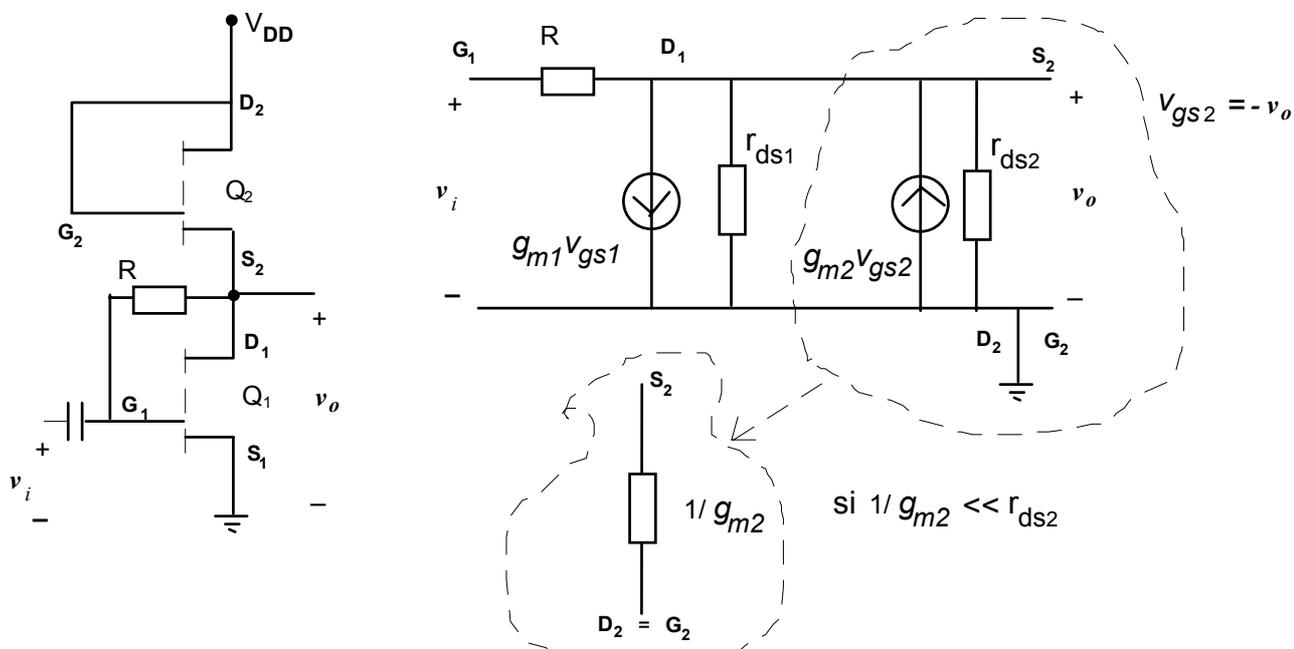


FIG. 5.07: AMPLIFICADOR CON CARGA ACTIVA N-MOS DE ENRIQUECIMIENTO

La ganancia del amplificador resulta:

$$A_v = \frac{g_{m1}(r_{ds1} // r_{ds2})}{1 + g_{m2}(r_{ds1} // r_{ds2})} \approx \frac{g_{m1}}{g_{m2}}$$

5.3.2 MOSFET de empobrecimiento como carga activa.

Si se conecta fuente y puerta de un MOSFET de empobrecimiento (figura 5.08) se puede generar una resistencia no lineal que responde a la característica de tensión puerta-fuente nula ($i_D=f(v_{DS}, V_{GS}=0$).

Si se utiliza un N-MOS de empobrecimiento como carga de un circuito amplificador con N-MOS de enriquecimiento como se muestra en la figura 5.09, el punto de trabajo queda determinado por:

$$i_{D2} = K_{N2}(v_{GS2} - V_{T2})^2 = K_{N2}(-V_{T2})^2 \quad i_{D1} = K_{N1}(v_{GS1} - V_{T1})^2 = K_{N1}(v_{DS1} - V_{T1})^2$$

$$i_{D2} \equiv i_{D1} \quad v_{DS1} = v_O = V_{T1} + \sqrt{\frac{K_{N2}}{K_{N1}}}(-V_{T2})$$

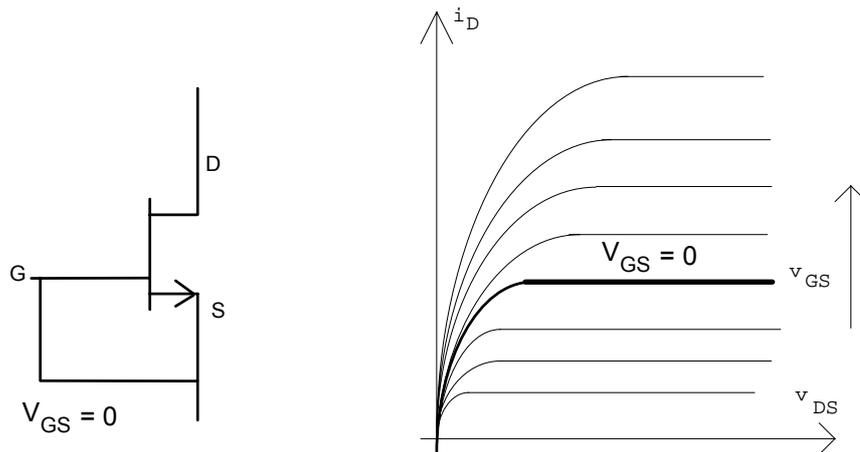


FIG. 5.08: CARACTERÍSTICA DE UN N-MOS DE EMPOBRECIMIENTO CONECTADO COMO RESISTENCIA

La ganancia resulta:

$$A_v = -g_{m1}(r_{ds1} // r_{ds2})$$

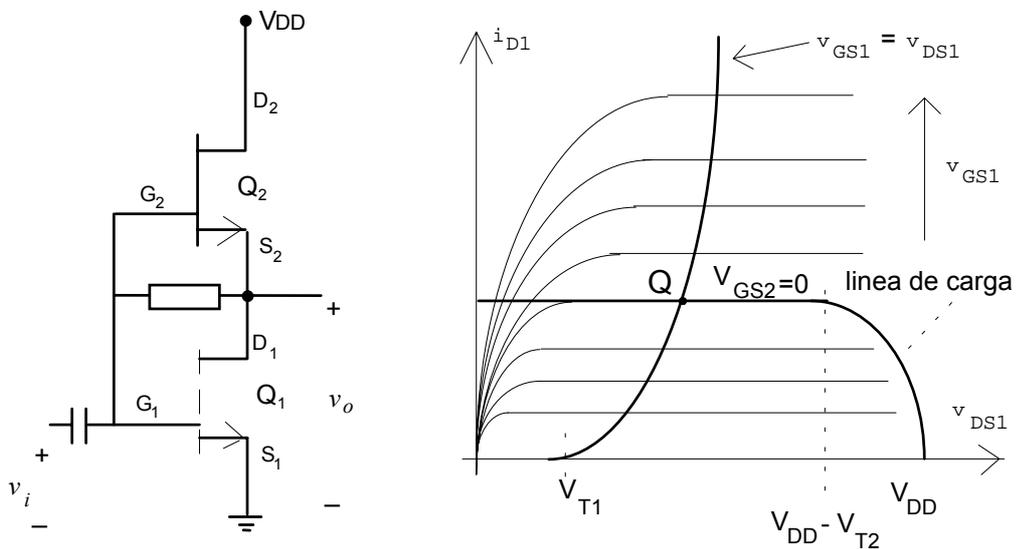


FIG. 5.09: N-MOS DE ENRIQUECIMIENTO COMO AMPLIFICADOR CON CARGA DE EMPOBRECIMIENTO.

6. EL FET COMO CONMUTADOR

Si la tensión de drenaje-fuente del FET en conducción es pequeña sus características de salida son líneas rectas que se cruzan en el origen, extendiéndose simétricamente en ambos sentidos (figura 5.01). Su resistencia puede ser tan pequeña como unas décimas de ohmio. Los MOSFETs son ampliamente utilizados en conmutación, o sea explotando su posibilidad de funcionar como llave o interruptor.

En la figura 6.01 se muestra un circuito general que utiliza un FET como interruptor, R se elige de tal manera que la recta de carga sea la indicada.

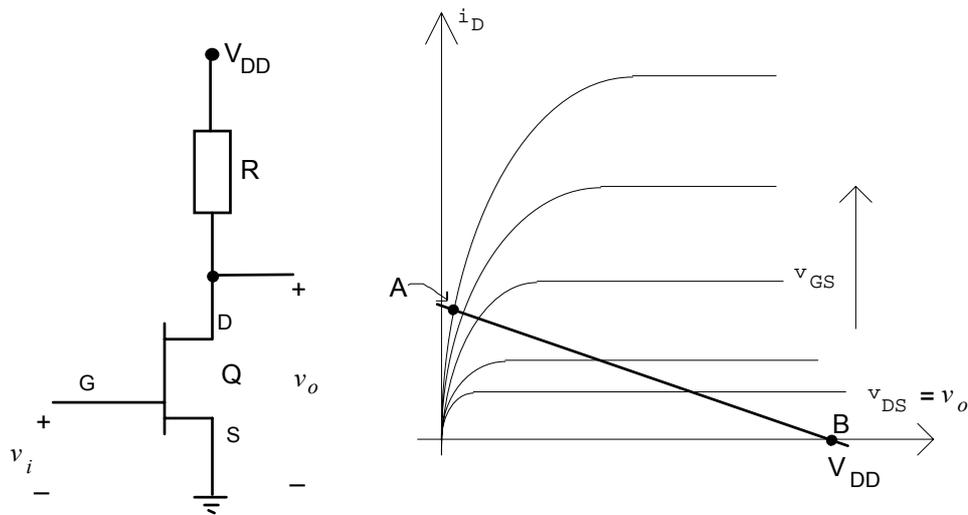


FIG. 6.01: FET COMO INTERRUPTOR

Si se excita con una onda cuadrada (fig. 6.01). de niveles tales que en un semiciclo el dispositivo trabaje en la zona resistiva (punto A: alta corriente, caída de tensión baja prácticamente nula) y en el otro semiciclo en la zona de corte (punto B: corriente nula y alta caída de tensión) el FET se comporta como un interruptor casi ideal (en A: cerrado; en B: abierto)

$$A \Rightarrow V_A \approx 0; I_{DA} \text{ considerable} \qquad B \Rightarrow V_B \approx V_{DD}; I_{DA} \approx 0$$

Cuando el dispositivo está en B equivale a un circuito abierto, en A equivale a una resistencia de bajo valor $r_{D(ON)}$.

$$r_{D(ON)} \approx \frac{V_A}{I_A} \qquad v_{oA} = V_A = \frac{r_{D(ON)}}{r_{D(ON)} + R} V_{DD}$$

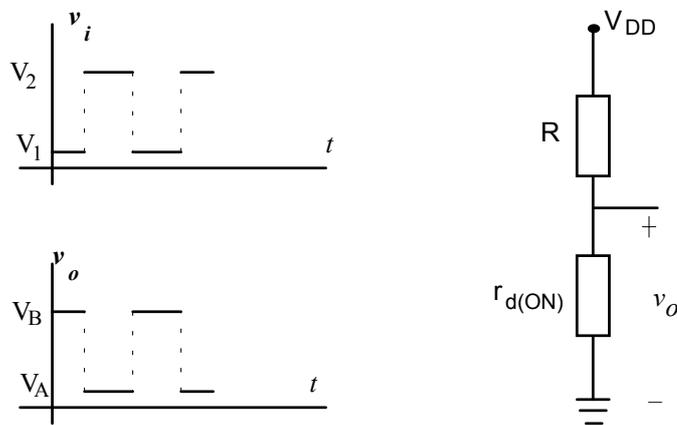


FIG. 6.02: ONDA DE ENTRADA (V_i) Y DE SALIDA (V_o) DEL CIRCUITO DE FIGURA 6.01

Los FET se utilizan como interruptores tanto en circuitos digitales como analógicos. Las características no ideales de los dispositivos tienen especial influencia en aplicaciones como interruptor analógico y merecen un análisis específico.

6.1 EL FET COMO INTERRUPTOR ANALÓGICO

Hay diversas aplicaciones donde se utiliza el FET como interruptor analógico, por ejemplo circuitos generadores de ondas diente de sierra, circuitos recortadores, circuito de muestreo y retención, etc.

(a) CIRCUITO GENERADOR DE DIENTE DE SIERRA

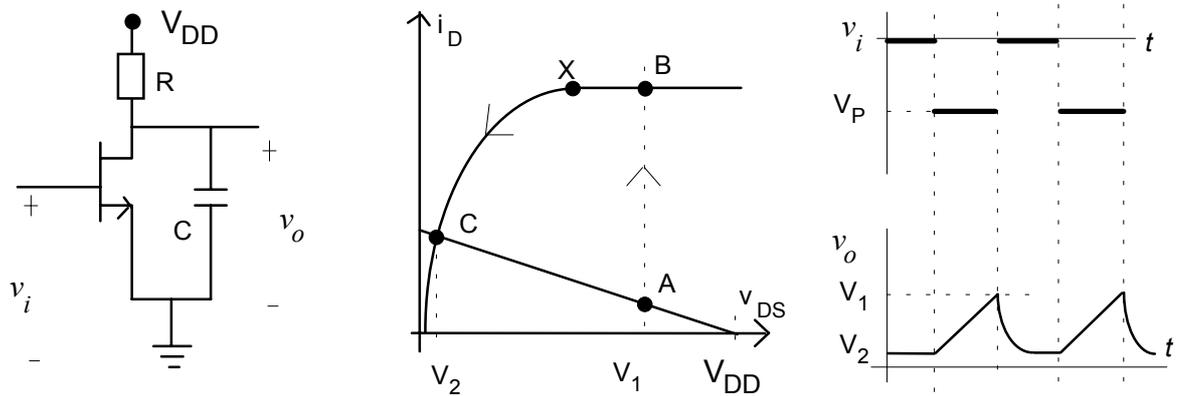


FIG. 6.03: GENERADOR DE DIENTE DE SIERRA

Si la entrada es igual a V_P el dispositivo está cortado (punto A) y el capacitor se carga a V_{DD} a través de la resistencia R, como la entrada se mantiene en ese valor por un período de tiempo mucho más chico que la constante de tiempo ($\tau = RC$) la tensión de salida será casi una recta.

Cuando la entrada conmuta a 0 V el punto de trabajo del JFET pasa a B donde funciona con corriente constante (I_{DSS}) y el capacitor comienza a descargarse exponencialmente hacia un valor final dado por $(V_{DD} - I_{DSS}R)$, valor que en general es negativo. En X el dispositivo entra en la zona resistiva y la descarga exponencial tiende a cero. La constante de tiempo (τ) es siempre igual a RC, hasta que en el punto C la tensión de salida alcanza el nivel mínimo y permanece allí hasta que la entrada vuelve a conmutar. La mayor parte de la descarga se realiza rápidamente en la zona de corriente constante y, en consecuencia, el tiempo de descarga es corto.

(b) CIRCUITO RECORTADOR O MODULADOR.

La señal de entrada (v_i) es una senoidal de valor máximo menor que el valor absoluto de la tensión de contracción del canal (V_P) para que el dispositivo funcione en zona resistiva. La señal de control (v_g) es una onda cuadrada que controla la tensión de puerta del dispositivo para que el mismo esté o no en conducción.

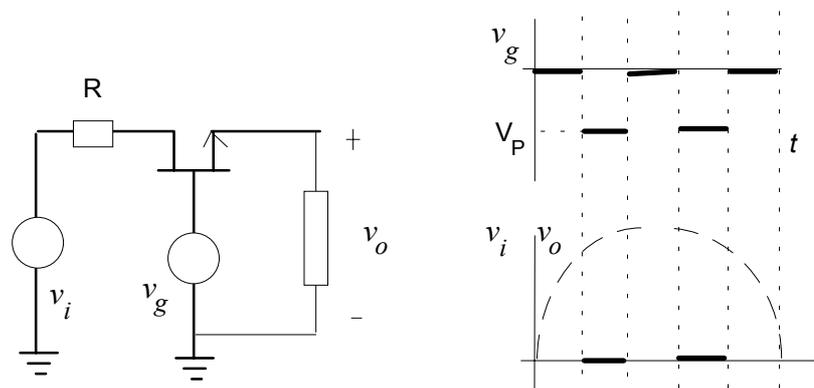


FIG. 6.04: CIRCUITO MODULADOR

(c) CIRCUITO DE MUESTREO Y RETENCION

La mayoría de las señales físicas existen en forma analógica pero su procesamiento puede realizarse en forma digital. Para ello debe realizarse una conversión de la señal, cuya principio se halla en el muestreo de la señal analógica y el mantenimiento de su valor (retención) durante el tiempo necesario para su correcto manejo.

En la figura (6.05) puede verse un circuito básico de muestreo y retención hecho con JFETs. El amplificador A es básicamente un amplificador diferencial no inversor utilizado con dos propósitos: aislar la señal de entrada y mejorar la precisión. La señal de control (v_g) es una onda cuadrada entre ($-V_{DD}$) y ($+V_{DD}$) que habilita o no la conducción de Q_1 , cuando conduce se produce el muestreo de la señal de entrada cargando al capacitor a ese valor, si está cortado el capacitor retiene su carga y mantiene la tensión de salida en el valor deseado. El circuito seguidor de salida aísla al capacitor evitando su descarga y mejorando el mantenimiento de la tensión de salida.

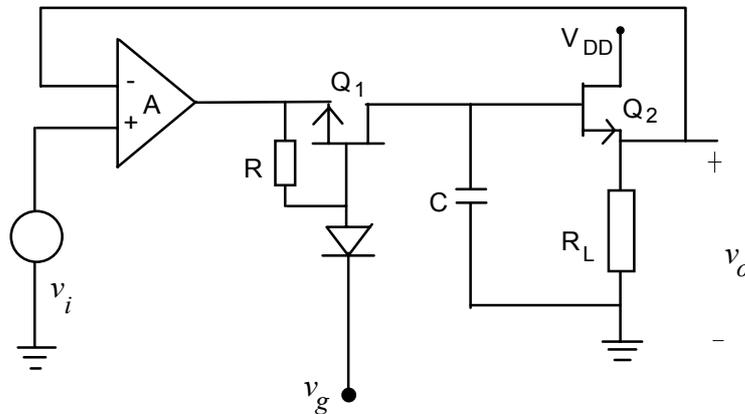


FIG. 6.05: CIRCUITO BASICO DE MUESTREO Y RETENCION.

6.2 CIRCUITOS DIGITALES.

Los circuitos digitales que se realizan utilizando transistores MOS de canal N se identifican como lógica N-MOS; lo que utilizan transistores P como lógica P-MOS. Si bien originalmente fueron más usados los dispositivos de canal P, actualmente los N-MOS son preferidos, pues producen circuitos más rápidos y que ocupan menor área de silicio. Son utilizados en circuitos integrados de alta escala de integración como memorias y microprocesadores pero no resultan apropiados para circuitos de propósitos generales, en esos casos son reemplazados por circuitos de tecnología CMOS que se verán más adelante.

El circuito de la figura (5.05), que se repite en la figura (6.06) junto con su característica de transferencia, es un inversor realizado con transistores de enriquecimiento. Se analizará la respuesta cuando la excitación (v_i) es una onda cuadrada que varía de 0 V a V_{DD} .

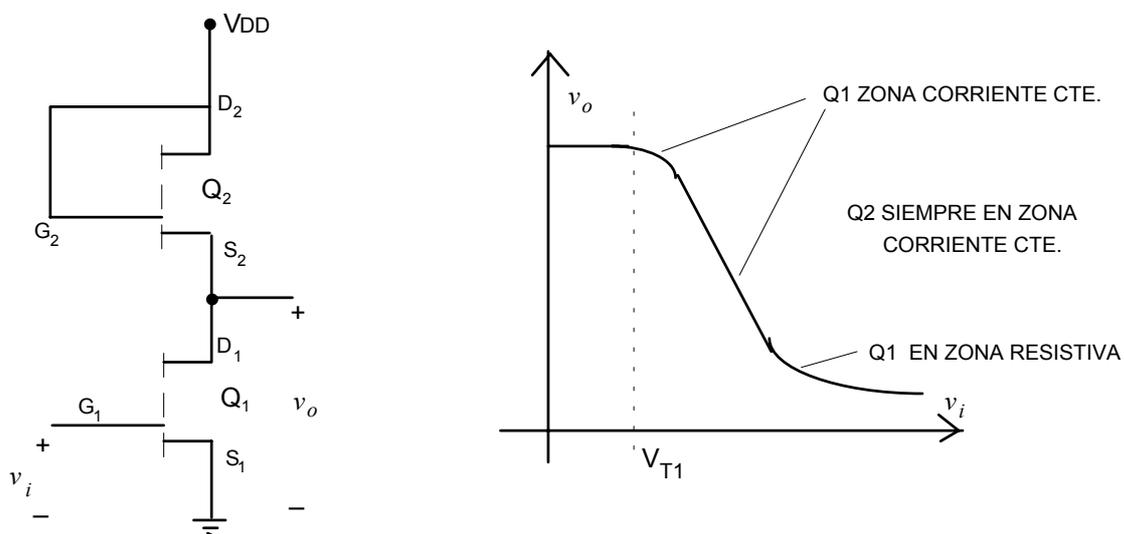


FIG. 6.06: CIRCUITO Y CARACTERISTICA DE TRANSFERENCIA DE UN INVERSOR CON N-MOS DE ENRIQUECIMIENTO.

Mientras v_i se mantiene en 0 V (nivel bajo) el transistor Q_1 no conduce y la salida permanece en un nivel alto próximo a V_{DD} ($\approx V_{DD} - V_{T2}$). Cuando v_i conmuta a V_{DD} el transistor Q_1 entra en conducción y la salida conmuta a un nivel mínimo que depende de la relación entre las resistencias de conducción de Q_1 y Q_2 , para un buen funcionamiento ese nivel debe ser inferior a V_T . La salida (v_o) será una onda cuadrada de $V_{MÍN}$ a $(V_{DD} - V_{T2})$ desfasada ciento ochenta grados respecto a la entrada.

Como parámetros característicos se definen el tiempo de subida (cuando la salida crece del nivel bajo al nivel alto) y el tiempo de bajada (decrecimiento de la salida del nivel alto al nivel bajo). El análisis y comparación de estos tiempos puede realizarse colocando un capacitor como carga del circuito. La carga del capacitor se produce con la corriente disponible en Q_2 (Q_1 cortado) que es relativamente baja. La descarga en cambio se produce con el transistor Q_1 en conducción en la zona de corriente constante, produciendo una descarga más rápida. Este inversor tiene, para una relación de 10 entre las ganancias de los transistores ($\beta_1 = 10 \beta_2$), un tiempo de subida largo y un tiempo de bajada corto. Esta relación entre las ganancias es la adecuada para obtener un nivel bajo de salida cercano a cero voltios.

Una curva de transferencia más aguda y un tiempo de crecimiento más rápido se obtienen si como carga se utiliza un N-MOS de empobrecimiento, figura (6.07), funcionando con corriente constante, y presentando, en consecuencia, una alta resistencia. Su funcionamiento puede analizarse en forma análoga al anterior.

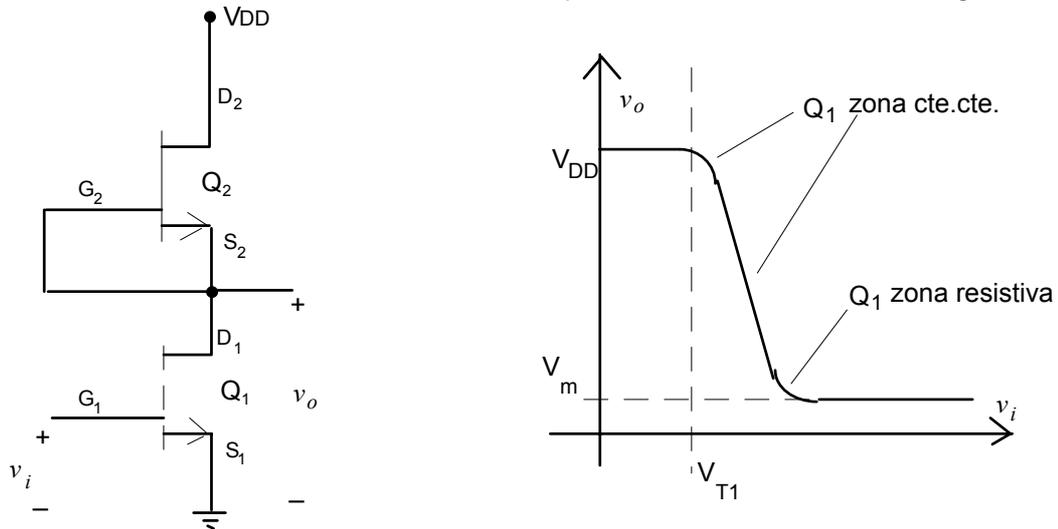


FIG. 6.07: CIRCUITO INVERSOR CON N-MOS DE ENRIQUECIMIENTO Y N-MOS DE EMPOBRECIMIENTO Y CARACTERÍSTICA DE TRANSFERENCIA .

INDICE TEMATICO

1. Introducción
2. Transistores de efecto de campo de juntura (JFET)
 - 2.1 Generalidades
 - 2.2 Análisis del funcionamiento
 - 2.3 Zonas de funcionamiento
 - 2.4 Característica de transferencia
 - 2.5 Efecto de la temperatura
 - 2.6 Transistores de efecto de campo de arseniuro de galio
3. Transistores de efecto de campo de compuerta aislada (MOSFET o IGFET)
 - 3.1 Estructuras metal-óxido-semiconductor (MOS)
 - 3.2 Transistores MOS. Tipos. Símbolos
 - 3.3 Análisis del funcionamiento
 - 3.4 Característica de salida
 - 3.5 Efecto de disrupción
 - 3.6 Tensión de contracción. Efecto de cuerpo
 - 3.7 Efecto de la temperatura
4. El transistor de efecto de campo como amplificador
 - 4.1 Análisis del efecto de amplificación
 - 4.2 Polarización del transistor de efecto de campo
 - 4.2.1 Concepto de polarización
 - 4.2.2 Elección del punto de trabajo
 - 4.2.3 Circuitos de polarización
 - 4.3 Modelos de pequeña señal
 - 4.4 Efecto de la frecuencia
 - 4.5 Análisis en pequeña señal de una etapa a FET
5. El transistor de efecto de campo como resistencia
 - 5.1 El FET como resistencia controlada por tensión
 - 5.2 Aplicaciones como resistencia controlada
 - 5.3 El MOSFET como carga activa
 - 5.3.3 MOSFET de enriquecimiento como carga activa.
 - 5.3.4 MOSFET de empobrecimiento como carga activa
6. El transistor de efecto de campo en conmutación
 - 6.1 El FET como interruptor analógico
 - 6.2 Circuitos digitales

BIBLIOGRAFIA

- Microelectrónica Circuitos Y Dispositivos*. Horenstein Mark N. 2a. Ed. Prentice Hall, 1997.
- Microelectronics*, Millman y Grabel, Mcgraw-Hill Book Company, 1987.
- Electronica Integrada*, Millman, Mc Graw-Hill, 1984.
- Dispositivos Y Circuitos Electronicos*, Millman Y Halkias, Mc Graw-Hill, 1978.
- Dispositivos Electronicos y Amplificacion de Señales*, Sedra Y Smith, Nueva Editorial Interamericana, 1985.
- Fundamentos De Electronica*, Lurch, Compañía Editorial Continental, 1985.
- Analog Mos Integrated Circuits*, Gray, Hodges, Brodersen, Ieee Press, 1980.
- Analog Integrated Circuits For Signal Processing*, Gregorian Y Temes, John Wiley & Sons, 1991.